

PTO/SB/21 (08-03)

Approved for use through 07/31/2006. OMB 0651-0031

Patent and Trademark Office: U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

<b>TRANSMITTAL FORM</b>  (to be used for all correspondence after initial filing)	Application Number	10/707,943	
	Filing Date	January 27, 2004	
	First Named Inventor	Masaya Mori	
	Art Unit		
	Examiner Name		
Total Number of Pages in This Submission		Attorney Docket Number	JP920020218

ENCLOSURES (check all that apply)		
<input type="checkbox"/> Fee Transmittal Form	<input type="checkbox"/> Drawing(s)	<input type="checkbox"/> After Allowance communication to Group
<input type="checkbox"/> Fee Attached	<input type="checkbox"/> Licensing-related Papers	<input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences
<input type="checkbox"/> Amendment / Reply	<input type="checkbox"/> Petition	<input type="checkbox"/> Appeal Communication to Group (Appeal Notice, Brief, Reply Brief)
<input type="checkbox"/> After Final	<input type="checkbox"/> Petition to Convert a Provisional Application	<input type="checkbox"/> Proprietary Information
<input type="checkbox"/> Affidavits/declaration(s)	<input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence	<input type="checkbox"/> Status Letter
<input type="checkbox"/> Extension of Time Request	<input type="checkbox"/> Terminal Disclaimer	<input type="checkbox"/> Other Enclosure(s) (please identify below):
<input type="checkbox"/> Express Abandonment Request	<input type="checkbox"/> Request for Refund	
<input type="checkbox"/> Information Disclosure Statement	<input type="checkbox"/> CD, Number of CD(s) _____	
<input checked="" type="checkbox"/> Certified Copy of Priority Document(s)	Remarks	
<input type="checkbox"/> Response to Missing Parts/ Incomplete Application		
<input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53		

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT	
Firm or Individual name	Tiffany L. Townsend, Registration No. 43,199 International Business Machines Corporation 2070 Route 52, Hopewell Junction, NY 12533
Signature	
Date	February 10, 2004

CERTIFICATE OF TRANSMISSION/MAILING			
I hereby certify that this correspondence is being facsimile transmitted to the USPTO or deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the			
Typed or printed name	Karen Cinq-Mars		
Signature		Date	February 10, 2004

This collection of information is required by 37 CFR 1.5. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2003年 1月27日

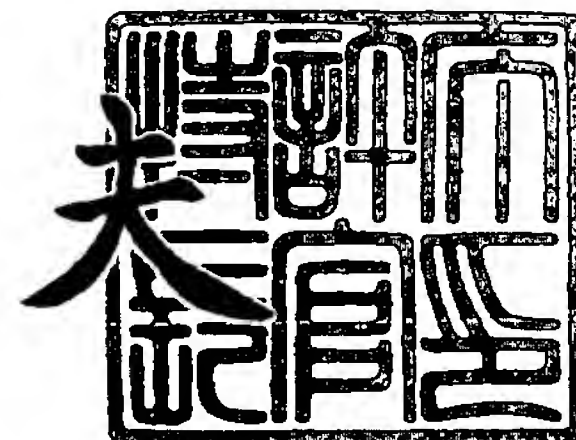
出 願 番 号  
Application Number: 特願2003-016979  
[ST. 10/C]: [JP2003-016979]

出 願 人  
Applicant(s): インターナショナル・ビジネス・マシーンズ・コーポレーション

2003年 8月19日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願  
【整理番号】 JP9020218  
【あて先】 特許庁長官殿  
【国際特許分類】 H04L 12/46  
G06F 12/00

## 【発明者】

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ビー・エム株式会社 大和事業所内

【氏名】 森 昌也

## 【発明者】

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ビー・エム株式会社 大和事業所内

【氏名】 渡辺 晋平

## 【発明者】

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ビー・エム株式会社 大和事業所内

【氏名】 砂永 登志男

## 【発明者】

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ビー・エム株式会社 大和事業所内

【氏名】 高津 芳久

## 【特許出願人】

【識別番号】 390009531

【氏名又は名称】 インターナショナル・ビジネス・マシーンズ・コーポレーション

## 【代理人】

【識別番号】 100086243

【弁理士】

【氏名又は名称】 坂口 博

## 【代理人】

【識別番号】 100091568

【弁理士】

【氏名又は名称】 市位 嘉宏

## 【代理人】

【識別番号】 100106699

【弁理士】

【氏名又は名称】 上野 剛史

## 【復代理人】

【識別番号】 100085408

【弁理士】

【氏名又は名称】 山崎 隆

## 【手数料の表示】

【予納台帳番号】 117560

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9706050

【包括委任状番号】 9704733

【包括委任状番号】 0004480

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固定長データ検索装置、及び固定長データ検索方法、及びコンピュータプログラム、並びにコンピュータ読み取り可能な記録媒体

【特許請求の範囲】

【請求項 1】

入力された固定長データのハッシュ値を演算して出力するハッシュ演算手段と

N（Nは2以上の整数）個のメモリバンクから成り、多数の固定長データが保持されるデータ・テーブルを格納するデータ・テーブル・メモリと、

各固定長データの格納先のメモリアドレスが、前記ハッシュ値をインデックスとして保持されるメモリ・ポインタ・テーブルを格納するポインタ・テーブル・メモリと、

前記N個のメモリバンクの同一メモリアドレスに格納されている複数の固定長データと、前記ハッシュ演算手段に入力された一つの固定長データとを同時に比較し、比較結果を出力する比較手段と、  
を備えることを特徴とする固定長データ検索装置。

【請求項 2】

前記比較手段は2つの固定長データが同一であるか否かを判別する比較器をN個備え、前記ハッシュ演算手段に入力された一つの固定長データのハッシュ値に基づいて前記メモリ・ポインタ・テーブルを参照し、得られたメモリアドレスに基づいて前記データ・テーブルを参照して、前記比較手段が、前記N個のメモリバンクの同一メモリアドレスに格納されている固定長データのいずれかと、前記ハッシュ演算手段に入力された一つの固定長データとが一致するか否かを判別し、判別結果を出力することを特徴とする請求項1記載の固定長データ検索装置。

【請求項 3】

前記ハッシュ演算手段に入力された一つの固定長データと同一のデータを、前記ハッシュ演算手段を介して前記データ・テーブルで検索し、前記データ・テーブルに未登録である場合には前記一つの固定長データを前記データ・テーブルに登録することを特徴とする請求項1または請求項2記載の固定長データ検索装置

。

【請求項 4】

ハッシュ値が同一となる別々の固定長データを、前記データ・テーブル・メモリにおける異なるメモリバンクの同一メモリアドレスに格納することを特徴とする請求項 3 記載の固定長データ検索装置。

【請求項 5】

ハッシュ値が異なる複数の固定長データのそれぞれを、前記データ・テーブル・メモリにおける異なるメモリバンクの同一メモリアドレスに格納することを特徴とする請求項 3 記載の固定長データ検索装置。

【請求項 6】

前記固定長データはネットワーク通信用の M A C (Media Access Control) アドレスであり、前記データ・テーブル・メモリは、多数の M A C アドレスが保持される M A C アドレス・テーブルを格納する M A C エントリ・テーブル・メモリであることを特徴とする請求項 1 乃至請求項 5 のいずれか 1 項に記載の固定長データ検索装置。

【請求項 7】

2 種類のハッシュ関数を用いて、入力された固定長データの第 1 及び第 2 のハッシュ値を求めるハッシュ演算手段と、

N (N は 2 以上の整数) 個のメモリバンクから成り、多数の固定長データが保持されるデータ・テーブルを格納するデータ・テーブル・メモリと、

各固定長データの格納先のメモリアドレスが、前記第 1 のハッシュ値をインデックスとして保持される主メモリ・ポインタ・テーブル、及び、各固定長データの格納先のメモリアドレスが、前記第 2 のハッシュ値をインデックスとして保持される副メモリ・ポインタ・テーブルを格納するポインタ・テーブル・メモリと、

前記 N 個のメモリバンクの同一メモリアドレスに格納されている複数の固定長データと、前記ハッシュ演算手段に入力された一つの固定長データとを同時に比較し、比較結果を出力する比較手段と、  
を備えることを固定長データ検索装置。

**【請求項 8】**

固定長データが入力された時に 2 つの前記メモリ・ポインタ・テーブルのいずれを参照するかを、前記第 1 のハッシュ値をインデックスとして示すポインタ・セクタ・テーブルを備えることを特徴とする請求項 7 記載の固定長データ検索装置。

**【請求項 9】**

前記データ・テーブルにおいて、第 1 のハッシュ値が同一となる別々の固定長データの格納数が N を超えるときに、新たに格納する固定長データの第 1 のハッシュ値に対応する前記ポインタ・セクタ・テーブルのポインタを、前記副メモリ・ポインタ・テーブルにセットし、且つ、第 2 のハッシュ値が一致する、互いに異なる複数の固定長データを、前記データ・メモリにおける異なるメモリバンクの同一アドレスに分散して格納し、該格納したメモリアドレスを前記副メモリ・ポインタ・テーブルで管理することを特徴とする請求項 8 記載の固定長データ検索装置。

**【請求項 1 0】**

前記比較手段は N 個の比較器を備え、前記各比較器は、2 つの固定長データが同一であるか否かを判別する際に、全ビットを同時に比較して判別することを特徴とする請求項 9 記載の固定長データ検索装置。

**【請求項 1 1】**

前記ハッシュ演算手段に入力された一つの固定長データの第 1 のハッシュ値に基づいて前記ポインタ・セクタ・テーブルを参照し、該テーブルのポインタに応じて前記主メモリ・ポインタ・テーブルまたは副メモリ・ポインタ・テーブルを参照して、得られたメモリアドレスに基づいて前記データ・テーブルを参照して、前記比較手段が、前記 N 個のメモリバンクの同一メモリアドレスに格納されている固定長データのいずれかと、前記ハッシュ演算手段に入力された一つの固定長データとが一致するか否かを判別し、判別結果を出力することを特徴とする請求項 9 記載の固定長データ検索装置。

**【請求項 1 2】**

入力された固定長データと第 1 のハッシュ値が同一になる固定長データが、前



記データ・テーブルにまだ登録されていない場合は、前記入力された固定長データを前記データ・テーブル・メモリに格納し、該格納先のメモリアドレスを前記主メモリ・ポインタ・テーブルで管理することを特徴とする請求項 9 記載の固定長データ検索装置。

**【請求項 1 3】**

前記固定長データはネットワーク通信用の M A C (Media Access Control) アドレスであり、前記データ・テーブル・メモリは、多数の M A C アドレスが保持される M A C アドレス・テーブルを格納する M A C エントリ・テーブル・メモリであることを特徴とする請求項 7 乃至請求項 1 2 のいずれか 1 項に記載の固定長データ検索装置。

**【請求項 1 4】**

コンピュータを、請求項 1 乃至請求項 1 3 のいずれか 1 項に記載の情報処理装置として機能させることを特徴とするプログラム。

**【請求項 1 5】**

請求項 1 4 に記載のプログラムを記録したコンピュータ読み取り可能な記録媒体。

**【請求項 1 6】**

入力された固定長データのハッシュ値を演算して出力するハッシュ演算ステップと、

各固定長データの格納先のメモリアドレスが、前記ハッシュ値をインデックスとして保持されるメモリ・ポインタ・テーブルを、前記演算されたハッシュ値に基づいて参照するステップと、

N (N は 2 以上の整数) 個のメモリバンクからなるデータ・テーブル・メモリに格納され、多数の固定長データが保持されるデータ・テーブルから、前記メモリ・ポインタ・テーブルのポインタが指すアドレスに格納されている N 個の固定長データを読み出すステップと、

前記読み出した N 個の固定長データと、前記入力された一つの固定長データとを同時に比較し、比較結果を出力する比較ステップと、  
を含むことを特徴とする固定長データ検索方法。



**【請求項 1 7】**

前記比較ステップでは、2つの固定長データが同一であるか否かを判別する比較処理を、前記読み出したN個のデータについて、並列処理により同一のタイミングで行うことを特徴とする請求項 1 6 記載の固定長データ検索方法。

**【請求項 1 8】**

前記入力された一つの固定長データと同一のデータを、そのハッシュ値に基づいて前記データ・テーブルで検索するステップと、

該検索において前記同一のデータが検出されなかった場合に、前記入力された一つの固定長データを前記データ・テーブルに登録する登録ステップとを含むことを特徴とする請求項 1 6 または請求項 1 7 記載の固定長データ検索方法。

**【請求項 1 9】**

前記登録ステップでは、ハッシュ値が同一となる別々の固定長データを、前記データ・テーブル・メモリにおける異なるメモリバンクの同一メモリアドレスに登録することを特徴とする請求項 1 8 記載の固定長データ検索方法。

**【請求項 2 0】**

前記登録ステップでは、ハッシュ値が異なる複数の固定長データのそれぞれを、前記データ・テーブル・メモリにおける異なるメモリバンクの同一メモリアドレスに登録することを特徴とする請求項 1 8 記載の固定長データ検索方法。

**【請求項 2 1】**

前記固定長データはネットワーク通信用のMAC (Media Access Control) アドレスであり、前記データ・テーブル・メモリは、多数のMACアドレスが保持されるMACアドレス・テーブルを格納するMACエントリ・テーブル・メモリであることを特徴とする請求項 1 6 乃至請求項 2 0 のいずれか 1 項に記載の固定長データ検索方法。

**【請求項 2 2】**

第 1 のハッシュ関数を用いて、入力された固定長データの第 1 のハッシュ値を求める第 1 ハッシュ演算ステップと、

第 2 のハッシュ関数を用いて、入力された固定長データの第 2 のハッシュ値を求める第 2 ハッシュ演算ステップと、

各固定長データの格納先のメモリアドレスが、前記第 1 のハッシュ値をインデックスとして保持される主メモリ・ポインタ・テーブルを、前記第 1 のハッシュ値に基づいて参照するステップと、

各固定長データの格納先のメモリアドレスが、前記第 2 のハッシュ値をインデックスとして保持される副メモリ・ポインタ・テーブルを、前記第 2 のハッシュ値に基づいて参照するステップと、

N (N は 2 以上の整数) 個のメモリバンクで構成され、多数の固定長データを保持するデータ・テーブルが格納されているデータ・テーブル・メモリから、前記主メモリ・ポインタ・テーブルまたは前記副メモリ・ポインタ・テーブルのポインタが示すアドレスに格納されている N 個の固定長データを読み出すステップと、

該読み出された N 個の固定長データと、入力された一つの固定長データとを比較する比較ステップとを含むことを特徴とする固定長データ検索方法。

#### 【請求項 2 3】

固定長データが入力された時に 2 つの前記メモリ・ポインタ・テーブルのいずれを参照するかが、前記第 1 のハッシュ値をインデックスとして示されているポインタ・セクタ・テーブルを、入力された固定長データの第 1 のハッシュ値に基づいて参照するステップを含むことを特徴とする請求項 2 2 記載の固定長データ検索方法。

#### 【請求項 2 4】

前記データ・テーブルにおいて、第 1 のハッシュ値が同一となる別々の固定長データの格納数が N を超えるときに、新たに格納する固定長データの第 1 のハッシュ値に対応する前記ポインタ・セクタ・テーブルのポインタを、前記副メモリ・ポインタ・テーブルに設定するステップを含むことを特徴とする請求項 2 3 記載の固定長データ検索方法。

#### 【請求項 2 5】

前記比較ステップは、読み出された N 個の固定長データのそれぞれを入力された固定長データと比較する際に、データの全ビットを同時に比較するステップを含むことを特徴とする請求項 2 2 記載の固定長データ検索方法。

**【請求項 2 6】**

第 2 のハッシュ値が一致する、互いに異なる複数の固定長データを、前記データ・メモリにおける異なるメモリバンクの同一アドレスに分散して格納し、該格納したメモリアドレスを前記副メモリ・ポインタ・テーブルに登録するステップを含むことを特徴とする請求項 2 2 記載の固定長データ検索方法。

**【請求項 2 7】**

入力された固定長データと第 1 のハッシュ値が同一になる固定長データが、前記データ・テーブルにまだ登録されていない場合は、前記入力された固定長データを前記データ・テーブル・メモリに格納し、該格納先のメモリアドレスを前記主メモリ・ポインタ・テーブルに登録するステップを含み、

且つ、入力された固定長データを前記データ・テーブル・メモリに格納する際に、未使用のアドレスがある場合は未使用のアドレスに格納し、未使用のアドレスがない場合は、使用済みアドレスの中で、データが格納されていないメモリバンクに格納するステップを含むことを特徴とする請求項 2 2 記載の固定長データ検索方法。

**【請求項 2 8】**

前記固定長データはネットワーク通信用の M A C (Media Access Control) アドレスであり、前記データ・テーブルは、多数の M A C アドレスが保持される M A C アドレス・テーブルであることを特徴とする請求項 2 2 乃至請求項 2 7 のいずれか 1 項に記載の固定長データ検索方法。

**【発明の詳細な説明】****【 0 0 0 1】****【発明の属する技術分野】**

本発明は、データのビット長が一定である固定長データを検索するための装置及び方法、及びコンピュータプログラム、並びにコンピュータ読み取り可能な記録媒体に関し、特に、ネットワーク間中継装置における M A C アドレスを高速に検索するための装置及び方法、及びコンピュータプログラム、並びにコンピュータ読み取り可能な記録媒体に関する。

**【 0 0 0 2】**

**【従来の技術】**

従来のネットワーク間中継装置に使用される中継先判定用データベースは、複数のサーチキーが同一のハッシュ値に変換されるため、M A C (Media Access Control) アドレス・テーブルの再構築に長時間を要したり、或いは、M A C アドレス・テーブルで必要な情報をサーチするのに長時間を要したりして、ハッシュ関数を利用しても効率的なサーチが行なえないという問題があった。これを解決する方法として、例えば、学習時と実際の中継先判定時とで異なるハッシュ・テーブルを使用し、且つM A C アドレス・テーブルの各エントリに、前記した両方のハッシュ・テーブル用のメモリ・ポインタを持たせておくようにしたものがある。(例えば、特許文献1 参照)

**【0 0 0 3】****【特許文献1】**

特開平10-210066号公報

**【0 0 0 4】**

従来、ネットワーク間中継装置に使用されるL2 (OSI (Open System Interconnection) 参照モデルの第2層) スイッチ、L3 (OSI 参照モデルの第3層) スイッチ等のネットワーク・スイッチ手段において、十数万を超えるM A C アドレスをサポート出来るシステムは、多くのサーバーやクライアントをサポートできる反面、M A C アドレスに該当するポートを特定する為には、M A C エントリ・テーブル・メモリが保持している全てのM A C アドレスを検索した上で、M A C アドレスに対応したポートを探し出さなければならなかった。これは十数万を超すM A C アドレスを持つ大規模ネットワーク・スイッチ手段にとっては、スイッチの性能を落とす大きな要因となる。

**【0 0 0 5】**

図11はM A C アドレスの構造を示す図である。M A C アドレスはデータリンクに接続しているノードを識別するために利用されるもので、IEEE 802.3で規格化されている。M A C アドレスは、48 b i t の固定長データであり、その3～24 b i t はベンダ識別子を示し、25～48 b i t はベンダ内での識別子を示す。前記ベンダ識別子は正式にはO U I (Organizationally Unique Ide

ntifier)と呼ばれ、I E E Eがベンダごとに重ならないように管理しているアドレスである。また、前記ベンダ内での識別子は、ベンダが製品ごとに重ならないように管理しているアドレスである。

#### 【 0 0 0 6 】

伝送されるフレームやパケットには、送信先を示す宛先M A Cアドレスと、送信元を示す送信元M A Cアドレスとが付加されて伝送される。一方、L 2 スイッチ、L 3 スイッチ、ルータ等のスイッチ手段は、フレームやパケットの送信先ポートを特定するために、M A C エントリ・テーブル・メモリを持っている。M A C エントリ・テーブル・メモリはM A C アドレス・テーブルを格納するメモリであり、M A C アドレス・テーブルはM A C アドレスとそのポートアドレス等の対応関係を示す情報の一覧表であり、多数のM A C アドレスに関する情報を保持している。

なお、M A C アドレス・テーブルは、受信したフレームのヘッダから分離された送信元M A C アドレスの情報に基づいて作成される。また、M A C アドレス・テーブルを用いてM A C アドレスを検索するときには、受信したフレームのヘッダから分離された宛先M A C アドレスを用いて実行される。

#### 【 0 0 0 7 】

スイッチ手段において十数万を超えるM A C エントリ・テーブル・メモリから任意のM A C アドレスを高速に検索する場合は、一般的に、( 1 ) 一時的にM A C アドレスを保持できるキャッシュメモリを持ち、受信した宛先M A C アドレスをキャッシュメモリにすでに保持している場合は、このキャッシュメモリから宛先M A C アドレスに該当するポートアドレスを導き出して、このポートに対してのみ転送を行う。また、( 2 ) 上記キャッシュメモリに当該宛先M A C アドレスをまだ保持していない場合は、送信元ポート以外の全ポートに転送を行う、いわゆるブロードキャストを行う必要がある。

#### 【 0 0 0 8 】

上記( 1 ) の場合、キャッシュメモリの現実的なサイズでは数十万を超すM A C アドレスを格納することが困難であり、スイッチ手段がそのキャッシュサイズで対応可能な量以上の通信を行った場合は、上記( 2 ) に記したブロードキャス



トを行う頻度が高くなる。

ブロードキャストは、関係する全てのネットワークに対して同時にパケットを載せる処理を行う為、関係するネットワークの負荷が増大する。そして、結果的に全てのネットワークを一時的に止めてしまうような動作状態に陥ってしまうことがあり、これが、関係するスイッチ手段のスループットを低下させる結果に繋がっている。

#### 【 0 0 0 9 】

上記（１）に記したようなキャッシュをする例では、CAM（Content Addressable Memory：連想メモリ）を使用する。CAMを使用した場合、MACアドレスの高速検索（以下、高速サーチとも記す）が可能であるが、CAMはその回路構造からして大規模なものが製造しにくく、大量の比較データを保持することが出来ない為、数万を超えるエントリのMACアドレス・テーブルを格納することができない。

他方、CAMを使用せずに、通常のメモリを使用してMACアドレスの高速検索（高速サーチ）を行おうとした場合、検索方法としていくつか考えられる。例えば、（３）十数万のMACアドレスが検索方法に適応した形でソート(sort)してある場合は、例えば二分岐検索によるクイック・サーチを利用して、MACアドレスのエントリ数が128kとして18回以内のメモリアクセスで検索可能である。

#### 【 0 0 1 0 】

しかし、このようなアルゴリズムを使用するためには、MACアドレス・テーブルを検索し易い形で常に整列しておかなければならない。一方、ネットワーク・ホストの中には、モバイル製品のように接続場所が一定であるとは限らないものがある。よって一部のMACアドレスとスイッチ／ルータのポートアドレスとの対応関係は、時間と共に変化し、追加、削除が繰り返されている可能性がある。このため、MACエントリ・テーブル・メモリにおけるデータの追加、削除に伴うMACエントリ・テーブル・メモリのデータの並べ替えは、周期的に行う必要がある。この並べ替え作業は十数万を超えるエントリ数においては、数ミリ秒～数十ミリ秒という長時間を要する処理であり、通常のメモリを使用してM

A C アドレスの検索を行うことは、実現性に乏しかった。

#### 【 0 0 1 1 】

また、M A C アドレスなどの非連続的なデータを効率的にメモリに格納しようとする場合、以下のような処理が行われる。すなわち、( 4 ) ハッシュ法によって M A C アドレス等のエントリデータを実質的に分散させるべく、ハッシュ関数によって生成されたハッシュ値をメモリ・ポインタ・テーブルのメモリアドレスに関連付け、M A C アドレス・テーブルの 1 つのメモリアドレスに対するエントリデータを一つにするという方法が一般的に用いられる。

しかしながら完全なハッシュ関数は存在しないため、全てのエントリデータのメモリアドレスを均等に分散することは、不可能である。ハッシュ関数のエントリデータである M A C アドレスが異なっているにもかかわらず、それらのハッシュ値が一致する場合、M A C アドレス・テーブルを格納する M A C エントリ・テーブル・メモリ内で、同じメモリアドレスに複数のデータが対応付けされることになるため、検索時には、前記した複数のデータの中から一つを選ぶ処理が必要になり、また、M A C アドレス・テーブルの構築時にはデータの追加、削除に伴う格納アドレスの変更が必要になるため、データの並べ替えを行うか、または想定する格納データ量の数倍（メモリアドレスの重なりを想定した最大のデータ量）のメモリを用意しなければならないという問題があった。

#### 【 0 0 1 2 】

##### 【発明が解決しようとする課題】

本発明は、前記した問題点を解消するためになされたものであって、その主たる目的は、データ・テーブルに大量に格納される M A C アドレス等の固定長データを高速に検索できるようにすることであり、そのための装置または方法またはコンピュータ用記録媒体を提供することである。

#### 【 0 0 1 3 】

##### 【課題を解決するための手段】

本発明の固定長データ検索装置、固定長データ検索方法、コンピュータ読み取り可能な記録媒体は、前記目的を達成するために次のように構成されている。

すなわち、第 1 の発明の固定長データ検索装置は、入力された固定長データの



ハッシュ値を演算して出力するハッシュ演算手段と、N（Nは2以上の整数）個のメモリバンクから成り、多数の固定長データが保持されるデータ・テーブルを格納するデータ・テーブル・メモリと、各固定長データの格納先のメモリアドレスが、前記ハッシュ値をインデックスとして保持されるメモリ・ポインタ・テーブルを格納するポインタ・テーブル・メモリと、前記N個のメモリバンクの同一メモリアドレスに格納されている複数の固定長データと、前記ハッシュ演算手段に入力された一つの固定長データとを同時に比較し、比較結果を出力する比較手段と、を備えるようにした固定長データ検索装置である。

#### 【0014】

第2の発明の固定長データ検索装置は、第1の発明の固定長データ検索装置において、前記比較手段は2つの固定長データが同一であるか否かを判別する比較器をN個備え、前記ハッシュ演算手段に入力された一つの固定長データのハッシュ値に基づいて前記メモリ・ポインタ・テーブルを参照し、得られたメモリアドレスに基づいて前記データ・テーブルを参照して、前記比較手段が、前記N個のメモリバンクの同一メモリアドレスに格納されている固定長データのいずれかと、前記ハッシュ演算手段に入力された一つの固定長データとが一致するか否かを判別し、判別結果を出力するようにした固定長データ検索装置である。

#### 【0015】

第3の発明の固定長データ検索装置は、第1または第2の発明の固定長データ検索装置において、前記ハッシュ演算手段に入力された一つの固定長データと同一のデータを、前記ハッシュ演算手段を介して前記データ・テーブルで検索し、前記データ・テーブルに未登録である場合には前記一つの固定長データを前記データ・テーブルに登録するようにした固定長データ検索装置である。

#### 【0016】

第4の発明の固定長データ検索装置は、第3の発明の固定長データ検索装置において、ハッシュ値が同一となる別々の固定長データを、前記データ・テーブル・メモリにおける異なるメモリバンクの同一メモリアドレスに格納するようにした固定長データ検索装置である。

#### 【0017】

第5の発明の固定長データ検索装置は、第3の発明の固定長データ検索装置において、ハッシュ値が異なる複数の固定長データのそれぞれを、前記データ・テーブル・メモリにおける異なるメモリバンクの同一メモリアドレスに格納するようにした固定長データ検索装置である。

【0018】

第6の発明の固定長データ検索装置は、第1～第5のいずれかの発明の固定長データ検索装置において、前記固定長データはネットワーク通信用のMAC (Media Access Control) アドレスであり、前記データ・テーブル・メモリは、多数のMACアドレスが保持されるMACアドレス・テーブルを格納するMACエントリ・テーブル・メモリであるようにした固定長データ検索装置である。

【0019】

第7の発明の固定長データ検索装置は、2種類のハッシュ関数を用いて、入力された固定長データの第1及び第2のハッシュ値を求めるハッシュ演算手段と、N (Nは2以上の整数) 個のメモリバンクから成り、多数の固定長データが保持されるデータ・テーブルを格納するデータ・テーブル・メモリと、各固定長データの格納先のメモリアドレスが、前記第1のハッシュ値をインデックスとして保持される主メモリ・ポインタ・テーブル、及び、各固定長データの格納先のメモリアドレスが、前記第2のハッシュ値をインデックスとして保持される副メモリ・ポインタ・テーブルを格納するポインタ・テーブル・メモリと、前記N個のメモリバンクの同一メモリアドレスに格納されている複数の固定長データと、前記ハッシュ演算手段に入力された一つの固定長データとを同時に比較し、比較結果を出力する比較手段と、を備えるようにした固定長データ検索装置である。

【0020】

第8の発明の固定長データ検索装置は、第7の発明の固定長データ検索装置において、固定長データが入力された時に2つの前記メモリ・ポインタ・テーブルのいずれを参照するかを、前記第1のハッシュ値をインデックスとして示すポインタ・セクタ・テーブルを備えるようにした固定長データ検索装置である。

【0021】

第9の発明の固定長データ検索装置は、第8の発明の固定長データ検索装置に

において、前記データ・テーブルにおいて、第1のハッシュ値が同一となる別々の固定長データの格納数がNを超えるときに、新たに格納する固定長データの第1のハッシュ値に対応する前記ポインタ・セクタ・テーブルのポインタを、前記副メモリ・ポインタ・テーブルにセットし、且つ、第2のハッシュ値が一致する、互いに異なる複数の固定長データを、前記データ・メモリにおける異なるメモリバンクの同一アドレスに分散して格納し、該格納したメモリアドレスを前記副メモリ・ポインタ・テーブルで管理するようにした固定長データ検索装置である。

#### 【0022】

第10の発明の固定長データ検索装置は、第9の発明の固定長データ検索装置において、前記比較手段はN個の比較器を備え、前記各比較器は、2つの固定長データが同一であるか否かを判別する際に、全ビットを同時に比較して判別するようにした固定長データ検索装置である。

#### 【0023】

第11の発明の固定長データ検索装置は、第9の発明の固定長データ検索装置において、前記ハッシュ演算手段に入力された一つの固定長データの第1のハッシュ値に基づいて前記ポインタ・セクタ・テーブルを参照し、該テーブルのポインタに応じて前記主メモリ・ポインタ・テーブルまたは副メモリ・ポインタ・テーブルを参照して、得られたメモリアドレスに基づいて前記データ・テーブルを参照して、前記比較手段が、前記N個のメモリバンクの同一メモリアドレスに格納されている固定長データのいずれかと、前記ハッシュ演算手段に入力された一つの固定長データとが一致するか否かを判別し、判別結果を出力するようにした固定長データ検索装置である。

#### 【0024】

第12の発明の固定長データ検索装置は、第9の発明の固定長データ検索装置において、入力された固定長データと第1のハッシュ値が同一になる固定長データが、前記データ・テーブルにまだ登録されていない場合は、前記入力された固定長データを前記データ・テーブル・メモリに格納し、該格納先のメモリアドレスを前記主メモリ・ポインタ・テーブルで管理するようにした固定長データ検索

装置である。

【 0 0 2 5 】

第 1 3 の発明の固定長データ検索装置は、第 7 ～ 第 1 2 のいずれかの発明の固定長データ検索装置において、前記固定長データはネットワーク通信用の M A C (Media Access Control) アドレスであり、前記データ・テーブル・メモリは、多数の M A C アドレスが保持される M A C アドレス・テーブルを格納する M A C エントリ・テーブル・メモリであるようにした固定長データ検索装置である。

【 0 0 2 6 】

第 1 4 の発明は、コンピュータを、第 1 乃至第 1 3 の発明のいずれかの情報処理装置として機能させるためのプログラムである。

【 0 0 2 7 】

第 1 5 の発明は、第 1 4 の発明のプログラムを記録したコンピュータ読み取り可能な記録媒体である。

【 0 0 2 8 】

第 1 6 の発明の固定長データ検索方法は、入力された固定長データのハッシュ値を演算して出力するハッシュ演算ステップと、各固定長データの格納先のメモリアドレスが、前記ハッシュ値をインデックスとして保持されるメモリ・ポインタ・テーブルを、前記演算されたハッシュ値に基づいて参照するステップと、

N (N は 2 以上の整数) 個のメモリバンクからなるデータ・テーブル・メモリに格納され、多数の固定長データが保持されるデータ・テーブルから、前記メモリ・ポインタ・テーブルのポインタが指すアドレスに格納されている N 個の固定長データを読み出すステップと、前記読み出した N 個の固定長データと、前記入力された一つの固定長データとを同時に比較し、比較結果を出力する比較ステップと、を含むようにした固定長データ検索方法である。

【 0 0 2 9 】

第 1 7 の発明の固定長データ検索方法は、第 1 6 の発明の固定長データ検索方法において、前記比較ステップでは、2 つの固定長データが同一であるか否かを判別する比較処理を、前記読み出した N 個のデータについて、並列処理により同一のタイミングで行うようにした固定長データ検索方法である。

**【 0 0 3 0 】**

第 1 8 の発明の固定長データ検索方法は、第 1 6 または第 1 7 の発明の固定長データ検索方法において、前記入力された一つの固定長データと同一のデータを、そのハッシュ値に基づいて前記データ・テーブルで検索するステップと、該検索において前記同一のデータが検出されなかった場合に、前記入力された一つの固定長データを前記データ・テーブルに登録する登録ステップとを含むようにした固定長データ検索方法である。

**【 0 0 3 1 】**

第 1 9 の発明の固定長データ検索方法は、第 1 8 の発明の固定長データ検索方法において、前記登録ステップでは、ハッシュ値が同一となる別々の固定長データを、前記データ・テーブル・メモリにおける異なるメモリバンクの同一メモリアドレスに登録するようにした固定長データ検索方法である。

**【 0 0 3 2 】**

第 2 0 の発明の固定長データ検索方法は、第 1 8 の発明の固定長データ検索方法において、前記登録ステップでは、ハッシュ値が異なる複数の固定長データのそれぞれを、前記データ・テーブル・メモリにおける異なるメモリバンクの同一メモリアドレスに登録するようにした固定長データ検索方法である。

**【 0 0 3 3 】**

第 2 1 の発明の固定長データ検索方法は、第 1 6 ～第 2 0 のいずれかの発明の固定長データ検索方法において、前記固定長データはネットワーク通信用の M A C (Media Access Control) アドレスであり、前記データ・テーブル・メモリは、多数の M A C アドレスが保持される M A C アドレス・テーブルを格納する M A C エントリ・テーブル・メモリであるようにした固定長データ検索方法である。

**【 0 0 3 4 】**

第 2 2 の発明の固定長データ検索方法は、第 1 のハッシュ関数を用いて、入力された固定長データの第 1 のハッシュ値を求める第 1 ハッシュ演算ステップと、

第 2 のハッシュ関数を用いて、入力された固定長データの第 2 のハッシュ値を求める第 2 ハッシュ演算ステップと、各固定長データの格納先のメモリアドレスが、前記第 1 のハッシュ値をインデックスとして保持される主メモリ・ポインタ



・テーブルを、前記第 1 のハッシュ値に基づいて参照するステップと、各固定長データの格納先のメモリアドレスが、前記第 2 のハッシュ値をインデックスとして保持される副メモリ・ポインタ・テーブルを、前記第 2 のハッシュ値に基づいて参照するステップと、N（Nは2以上の整数）個のメモリバンクで構成され、多数の固定長データを保持するデータ・テーブルが格納されているデータ・テーブル・メモリから、前記主メモリ・ポインタ・テーブルまたは前記副メモリ・ポインタ・テーブルのポインタが示すアドレスに格納されているN個の固定長データを読み出すステップと、該読み出されたN個の固定長データと、入力された一つの固定長データとを比較する比較ステップとを含むようにした固定長データ検索方法である。

#### 【0035】

第 2 3 の発明の固定長データ検索方法は、第 2 2 の発明の固定長データ検索方法において、固定長データが入力された時に 2 つの前記メモリ・ポインタ・テーブルのいずれを参照するかが、前記第 1 のハッシュ値をインデックスとして示されているポインタ・セクタ・テーブルを、入力された固定長データの第 1 のハッシュ値に基づいて参照するステップを含むようにした固定長データ検索方法である。

#### 【0036】

第 2 4 の発明の固定長データ検索方法は、第 2 3 の発明の固定長データ検索方法において、第 1 のハッシュ値が同一となる別々の固定長データの、前記データ・テーブルにおける格納数がNを超えるとときに、新たに格納する固定長データの第 1 のハッシュ値に対応する前記ポインタ・セクタ・テーブルのポインタを、前記副メモリ・ポインタ・テーブルに設定するステップを含むようにした固定長データ検索方法である。

#### 【0037】

第 2 5 の発明の固定長データ検索方法は、第 2 2 の発明の固定長データ検索方法において、前記比較ステップは、読み出されたN個の固定長データのそれぞれを入力された固定長データと比較する際に、データの全ビットを同時に比較するステップを含むようにした固定長データ検索方法である。

## 【0038】

第26の発明の固定長データ検索方法は、第22の発明の固定長データ検索方法において、第2のハッシュ値が一致する、互いに異なる複数の固定長データを、前記データ・メモリにおける異なるメモリバンクの同一アドレスに分散して格納し、該格納したメモリアドレスを前記副メモリ・ポインタ・テーブルに登録するステップを含むようにした固定長データ検索方法である。

## 【0039】

第27の発明の固定長データ検索方法は、第22の発明の固定長データ検索方法において、入力された固定長データと第1のハッシュ値が同一になる固定長データが、前記データ・テーブルにまだ登録されていない場合は、前記入力された固定長データを前記データ・テーブル・メモリに格納し、該格納先のメモリアドレスを前記主メモリ・ポインタ・テーブルに登録するステップを含み、且つ、入力された固定長データを前記データ・テーブル・メモリに格納する際に、未使用のアドレスがある場合は未使用のアドレスに格納し、未使用のアドレスがない場合は、使用済みアドレスの中で、データが格納されていないメモリバンクに格納するステップを含むようにした固定長データ検索方法である。

## 【0040】

第28の発明の固定長データ検索方法は、第22～第27のいずれかの発明の固定長データ検索方法において、前記固定長データはネットワーク通信用のMAC (Media Access Control) アドレスであり、前記データ・テーブルは、多数のMACアドレスが保持されるMACアドレス・テーブルであるようにした固定長データ検索方法である。

## 【0041】

## 【発明の実施の形態】

図1は本発明固定長データ検索装置に係る第1実施例を示すブロック図である。図1に示す固定長データ検索装置10は、入力された固定長データのハッシュ値を演算し出力するハッシュ演算手段11と、N (Nは2以上の整数) 個のメモリバンクで構成され、前記固定長データをデータ・テーブルとして格納するデータ・テーブル・メモリ14と、前記データ・テーブル・メモリ14に格納される



各固定長データのメモリアドレスを、前記ハッシュ値をインデックスとしたメモリ・ポインタ・テーブルとして格納するポインタ・テーブル・メモリ 1 3 と、前記 N 個のメモリバンクの同一メモリアドレスに格納されている複数の固定長データと、前記ハッシュ演算手段 1 1 に入力された一つの固定長データとを同時に比較し、比較結果を出力する比較手段 1 5 と、CPU を備えて固定長データ検索装置全体を制御する制御手段 1 2 とを備える。なお、前記ポインタ・テーブル・メモリ 1 3 とデータ・テーブル・メモリ 1 4 とを単一のメモリで構成するようにしても良い。

#### 【0 0 4 2】

図 2 は固定データ検索装置 1 0 の機能ブロック図である。以下、固定長データ検索装置 1 0 の動作について図 1、図 2 と共に説明する。

入力端子 9 には固定長データが入力される。ハッシュ演算手段 1 1 では前記入力された固定長データについてハッシュ関数の演算が行われ、ハッシュ値 H S が求められる。メモリ・ポインタ・テーブル参照手段 3 3 は算出されたハッシュ値 H S をインデックスとしてポインタ・テーブル・メモリ 1 3 を参照し、ポインタ・テーブル・メモリ 1 3 の該当アドレスにポインタがあるか否かを判別する。前記メモリ・ポインタ・テーブルは、当該ハッシュ値を有する固定長データが格納されているデータ・テーブル・メモリ 1 4 上のアドレスを、前記ハッシュ値をインデックスとして示すテーブルである。

#### 【0 0 4 3】

メモリ・ポインタ・テーブルを参照して、ポインタ・テーブル・メモリ 1 3 の該当するアドレスにポインタがある場合は、データ・テーブル読出手段 3 5 で、そのポインタが示すメモリアドレスに基づいてデータ・テーブル・メモリ 1 4 を検索する。前記データ・テーブルは多数の固定長データを保持するテーブルであり、データ・テーブル・メモリ 1 4 は前記データ・テーブルを格納するメモリである。前記データ・テーブルに保持される各固定長データには、当該固定長データに関連する種々の情報が対応付けされており、多数の固定長データとその関連情報が対応付けして前記データ・テーブルに保持される。

#### 【0 0 4 4】

データ・テーブル・メモリ 1 4 は同一のアドレス構成を有する  $N$  ( $N$  は 2 以上の整数) 個のメモリバンクで構成される。したがって、ハッシュ演算手段 1 1 で求められたハッシュ値  $HS$  に関連付けされたメモリ・ポインタ  $ADR$  は、データ・テーブル・メモリ 1 4 内の最大  $N$  個の固定長データに関連付けされる。すなわち、メモリ・ポインタ・テーブルの一つのポインタ  $ADR$  は、データ・テーブル・メモリ 1 4 の一つのメモリアドレスを示すが、そのメモリアドレス  $ADR$  に該当する固定長データとしては、メモリバンク 1 ~  $N$  の該当メモリアドレス  $ADR$  に、最大  $N$  個存在する可能性がある。

#### 【 0 0 4 5 】

比較手段 1 5 は、2 つの固定長データを比較する比較器を  $N$  個有し、入力端子 9 に入力された固定長データ  $FDT$  がデータ・テーブルに登録されているか否かを判別し、一致データの有無を出力する手段 3 9 により判別結果を出力する。比較手段 1 5 を構成する個々の比較器は、入力端子 9 に入力された固定長データ  $FDT$  と、或るメモリバンクのアドレス  $ADR$  から読み出された一つの固定長データとを比較する。

#### 【 0 0 4 6 】

データ・テーブル・メモリ 1 4 には、 $N$  個のメモリバンクを用いて、メモリアドレス  $ADR$  に最大  $N$  個の固定長データが格納されている。アドレス  $ADR$  で 2 以上のメモリバンクに固定長データが格納されている場合、アドレス  $ADR$  に格納されている固定長データと入力端子 9 に入力された固定長データ  $FDT$  との比較は、複数のデータについて同時に行われる。すなわち、最大  $N$  個の比較器が同じタイミングで比較処理を行う。

そして、比較手段 1 5 において、固定長データ  $FDT$  と一致するデータがデータ・テーブルで検出されると、そのデータに関連するデータが関連データ出力手段 4 1 から出力される。

#### 【 0 0 4 7 】

なお、メモリ・ポインタ・テーブル参照手段 3 3 において、ハッシュ演算手段 1 1 から出力されたハッシュ値  $HS$  に対応するポインタが検出されない場合は、該当する固定長データがデータ・テーブル・メモリ 1 4 に格納されていないこと

を意味するから、メモリ・ポインタ・テーブル参照手段 3 3 はポインタがないことを示す信号を出力し、一致データの有無を出力する手段 3 9 は一致データが無いことを示す信号を出力する。そして、データ登録手段すなわちデータ格納手段 4 3 で当該固定長データをデータ・テーブルに格納し、そのメモリアドレスをメモリ・ポインタ・テーブルに登録する、なお、データ登録手段 4 3 で行うデータ・テーブルへの格納とメモリ・ポインタ・テーブルへの登録の処理は、検索処理とは別に行うようにしても良い。

#### 【 0 0 4 8 】

また、前記ハッシュ値 H S に対応するポインタが存在した場合であっても、比較手段 1 5 による比較処理において、入力端子 9 に入力された固定長データ F D T と一致するデータをデータ・テーブルで検出できなかったときは、前記固定長データ F D T がデータ・テーブルに格納されていないことを意味するから、データ登録手段 4 3 は当該固定長データ F D T をデータ・テーブルに格納する。この場合、同一ハッシュ値のエントリが複数あることになり、該複数のデータの格納先は、同一のアドレス A D R で且つ別々のメモリバンクとする。すなわち、ポインタが示すアドレス A D R の N 個のメモリバンクのうち、空いているいずれかのメモリバンクに追加データを格納する。

#### 【 0 0 4 9 】

上記したように、ハッシュ値が同一になる複数の固定長データがデータ・テーブルに登録される場合であっても、メモリ・ポインタ・テーブルを変更する必要がなく、ハッシュ値が同一の複数の固定長データは、最大 N 個までであれば、データ・テーブル・メモリ 1 4 の複数のメモリバンクの同一アドレスに夫々格納される。したがってデータ・テーブルにおけるデータの再配置処理は必要がない。また、前記複数の固定長データの中の一部の固定長データが削除される場合であっても、メモリ・ポインタ・テーブルの変更は必要なく、データ・テーブルにおけるデータの再配置を行う必要がない。

一方、固定長データの検索時には、入力された固定長データと、データ・テーブル・メモリの N 個のメモリバンクから読み出された固定長データとを、並列処理により同時に比較して、極めて短時間に検索結果を出力することが出来る。

## 【 0 0 5 0 】

以下、固定長データがMACアドレスである場合を例にして、本発明の第2実施例について説明する。

図3は本発明固定長データ検索装置の第2実施例として示すMACアドレス検索装置の主要部の構成図である。本明細書の記載においては、複数のエントリデータ中にハッシュ値が同一となるデータが存在することを「衝突」とも記す。また、ハッシュ値が同一となる複数のデータをシノニムのデータとも記す。

図3に示すMACアドレス検索装置20では、図1に示すデータ・テーブル・メモリ14に対応するのがMACエントリ・テーブル・メモリ24である。また、図3に示すように、MACアドレス・テーブルを格納するMACエントリ・テーブル・メモリは8個のメモリバンクで構成されているものとする。

## 【 0 0 5 1 】

この第2実施例では、図示しないハッシュ演算手段に48bit構造のMACアドレスがエントリされ、16bitのハッシュ値が出力される。一方、メモリ・ポインタ・テーブルのポインタは、エントリされたMACアドレスが格納されるMACエントリ・テーブル・メモリのアドレスを示す。メモリ・ポインタ・テーブルは、入力されたMACアドレスから算出されたハッシュ値をインデックスとする。すなわち、ハッシュ値として出力される16bitデータとポインタ・テーブル・メモリのアドレスとが関連付けされている。このようにハッシュ値は、MACアドレスの格納先のメモリアドレスを、メモリ・ポインタ・テーブルのポインタによって示すためのインデックスとして使用される。

## 【 0 0 5 2 】

第2実施例のMACアドレス検索装置20によれば、MACアドレス・テーブルにおいて、エントリデータの挿入削除によるデータの移動を無くすことが出来る。そして、接続位置の移動や、ある任意の周期において可能な削除機能等によって頻繁に起こるMACエントリ・テーブル・メモリのアップデートに際しても、テーブル再構築に伴うメモリアクセス回数を最小限にすることが出来る。したがって、検索に割り当てる割合を大きくすることが出来、サポートするポート数も多くすることが出来る。

## 【 0 0 5 3 】

以下、具体例として、ハッシュ関数を使用し、衝突するデータが最大 8 個であり、格納する MAC アドレスのデータ数は最大 1 2 8 k エントリであり、ハッシュ値は 1 6 b i t であるものと想定した例について説明する。

図 3 に示す固定長データ検索装置 2 0 は、( 1 ) ハッシュ演算手段 2 1 ( 図示せず )、( 2 ) 制御手段 2 2 ( 図示せず )、( 3 ) 6 4 k × 1 6 b i t のメモリ・ポインタ・テーブルを格納するポインタ・テーブル・メモリ 2 3、( 4 ) 1 6 k × 8 × 6 4 b i t の MAC アドレス・テーブルを格納する MAC エントリ・テーブル・メモリ 2 4、( 5 ) 8 個の比較回路からなる比較手段 2 5 を含む。MAC エントリ・テーブル・メモリ 2 4 は 8 つのメモリバンクで構成されている。

## 【 0 0 5 4 】

また、MAC エントリ・テーブル・メモリ 2 4 のアドレスの深さは 1 6 k であり、ポインタ・テーブル・メモリ 2 3 のアドレスの深さ 6 4 k に比較して 1 / 4 に縮小されている点に注目する必要がある。

メモリ・ポインタ・テーブルのポインタとして、ポインタ・テーブル・メモリ 2 3 の当該アドレスに関連付けされた MAC アドレスの格納先メモリアドレスが書込まれている。すなわち、MAC エントリ・テーブル・メモリ 2 4 の該当する一つのメモリアドレスがポインタとして書き込まれており、ハッシュ値をインデックスとしてメモリ・ポインタ・テーブルを参照することにより、当該 MAC アドレスの格納先アドレスを知ることが出来る。

## 【 0 0 5 5 】

MAC アドレスが受信されると、または比較対象 MAC アドレスが入力されると、その MAC アドレスのハッシュ値がハッシュ演算手段 2 1 で演算される。そして、得られた 1 6 b i t のハッシュ値をインデックスとしてメモリ・ポインタ・テーブルが参照される。次に、当該ポインタが示す MAC エントリ・テーブル・メモリのアドレスに基づき、MAC エントリ・テーブル・メモリ 2 4 の 8 つのメモリバンクにそれぞれ格納されている MAC アドレスが読み出される。そして比較手段 2 5 では、前記読み出された 8 つのデータが、別途与えられた比較対象 MAC アドレスとそれぞれ比較される。比較手段 2 5 は 8 個の比較器を備え、各



比較器はMACエン트리・テーブル・メモリから読み出された一つのデータと、比較対象MACアドレスとが一致するか比較するが、8個の比較器は並列処理により同じタイミングで動作する。比較手段25からは比較結果が出力される。

#### 【0056】

図4は、ハッシュ値が同一となる複数のエン트리データが複数のメモリバンクの同一アドレスに格納される様子を示す図である。MACアドレスは、MACエン트리・テーブル・メモリ24に格納されるが、格納される位置（メモリアドレス）はメモリ・ポインタ・テーブルのポインタによって指定される。MACエン트리・テーブル・メモリ24に書込まれる個々のMACアドレスは、MACアドレス以外の他の情報と対応付けして格納される。そのデータ構造は図4に示すように、先頭に1bitのExist bit、その後に付加情報（other information）、MACアドレス(MAC entry data)が配置されている。前記付加情報にはポート番号などが含まれる。

#### 【0057】

前記したように、MACエン트리・テーブル・メモリ24は8つの同一サイズのメモリバンクで構成されており、書き込み済みのメモリ領域のExist bitはONであり、書き込みから所定時間が経過すると、または当該メモリ領域へのアクセスから所定時間が経過すると、当該メモリ領域のデータが削除され、Exist bitはOFFとされる。また、8つのメモリバンクの同一のアドレスには必ずしも8個のデータが格納されているのではなく、Exist bitがOFFのメモリ領域にはデータが格納されていないものとされるため、そのメモリ領域のデータは比較手段25での比較の対象にならない。

#### 【0058】

入力データのハッシュ演算の結果、ハッシュ値が同一の値H1となるエントリが複数となる場合、それら衝突した複数のMACアドレス（シノニム・データ）の格納は、MACエン트리・テーブル・メモリ24における同一アドレスで別々のメモリバンクに振り分けて行われる。

例えば、図4に示すようにエン트리データ1～8の8個のMACアドレスのハッシュ値が全てH1である場合を考える。この場合に、メモリ・ポインタ・テー

ブルのポインタがP 1であるとする、メモリバンク・アドレス”0 0 0”のメモリバンクのアドレスP 1にエントリデータ 1が格納され、メモリバンク・アドレス”0 0 1”のメモリバンクのアドレスP 1にエントリデータ 2が格納され、同様にしてメモリバンク・アドレス”1 1 1”のメモリバンクのアドレスP 1にエントリデータ 8が格納される。このように、8個のメモリバンクの同一アドレスに8個のエントリデータが格納される。

#### 【0 0 5 9】

一方、互いにハッシュ値が衝突しないような複数のMACアドレスは、MACエントリ・テーブル・メモリ 2 4の別々のアドレスに振り分けて格納される。データを追加する際に、MACエントリ・テーブル・メモリ 2 4に空いているアドレスがない場合は、図 6 に示すように振り分けるが、図 6 については後で詳述する。

#### 【0 0 6 0】

図 5 は本発明第 2 実施例に係るMACアドレス検索・登録方法を示すフローチャートである。図 5 に示す処理は、図 3 に示すMACアドレス検索装置 2 0 にエントリデータが入力された場合に行う処理であり、検索処理と登録処理との両方を示している。

図 5 において、ステップS 1 1ではフレームヘッダが受信されたときにステップS 1 3へ進む。ステップS 1 3ではフレームヘッダから送信元MACアドレスを抽出しステップS 1 5へ進む。ステップS 1 5では、抽出した送信元MACアドレスをハッシュ関数のエントリデータとしてハッシュ値H 1を求め、ステップS 1 7へ進む。ステップS 1 7では、演算して得られたハッシュ値H 1をインデックスとしてメモリ・ポインタ・テーブルを参照し、ステップS 1 9ではメモリ・ポインタ・テーブルの当該アドレスH 1に、ポインタが書込まれているか否かを判別し、ポインタが有ればステップS 2 1へ進み、なければステップS 2 3へ進む。

#### 【0 0 6 1】

ステップS 2 1ではポインタが示すメモリアドレスP 1に基づいてMACアドレス・テーブルの全メモリバンクを参照し、当該アドレスP 1に格納されている



MACアドレスを8つのメモリバンクから読み出してステップS 2 5へ進む。ステップS 2 5では、読み出された8個のMACアドレスと、別途与えられた（ハッシュ演算手段に入力された）宛先MACアドレスとを並列処理によって同時に比較し、ステップS 2 7へ進む。ステップS 2 7ではステップS 2 5の比較処理において、一致したデータが検出された場合はステップS 2 9へ進み、一致データが一つも検出されなかった場合はステップS 2 3へ進む。ステップS 2 9ではMACアドレスとそのポートアドレスとを出力してこのフローを終了する。

#### 【0 0 6 2】

ステップS 1 9又はステップS 2 7からステップS 2 3へ進んだ場合は、ステップS 2 3で、一致データがないことを示す信号を出力してステップS 3 1へ進む。ステップS 3 1では、当該宛先MACアドレスと共に伝送された送信元MACアドレスのハッシュ値を求めてステップS 3 3へ進む。ステップS 3 3では、ステップS 3 1で求めたハッシュ値を用いて、当該送信元MACアドレスをMACアドレス・テーブルで検索し、一致データが検出された場合はステップS 3 7へ進み、一致データが検出されなかった場合はステップS 3 5へ進む。

#### 【0 0 6 3】

前記ステップS 3 3における検索処理は、前記したステップS 2 5での比較処理と同様の比較処理を含むものとする。すなわち、MACエントリ・テーブル・メモリ 2 4の該当するアドレスから読み出された8個のMACアドレスと、登録対象の送信元MACアドレスとを並列処理によって同時に比較して検索する。ステップS 3 5では、当該送信元MACアドレス及びその関連データをMACアドレス・テーブルの空きアドレス（未使用アドレス）に登録し、これに伴ってメモリ・ポインタ・テーブルにもポインタを書込んで、このフローを終了する。

ステップS 3 7では、エージング(Aging)処理有り、の場合はステップS 3 9へ進み、無しの場合はこのフローを終了する。ステップS 3 9ではエージングタイマをリセットしてこのフローを終了する。

なお、MACエントリ・テーブル・メモリ 2 4に空きアドレスがない場合については後で説明する。また、ステップS 2 3からステップS 3 5へ至るフローにおける新規の登録は、検索処理とは切り離して別途行うようにしても良い。

## 【0064】

以下、MAC エントリ・テーブル・メモリ 24 に未使用のアドレスがない場合について、データの追加方法を説明する。

図 6 は、MAC エントリ・テーブル・メモリに未使用アドレスがない場合のエントリデータの振り分け方を示す図である。図 6 に示す例では、新たなエントリデータの格納先として未使用アドレスがない場合、MAC エントリ・テーブル・メモリの使用済みアドレスの中で、使用されていないメモリバンクがあればそのメモリバンクに MAC アドレス・データを振り分ける。そして図 6 に示すような、互いに異なる 3 つのハッシュ値にそれぞれ対応する 3 つのポインタから、MAC アドレス・テーブルの同一のアドレスを参照できる。

## 【0065】

図 6 において、H 1 1 はエントリデータ 1 をハッシュ関数にエントリして算出されたハッシュ値である。そしてその該当するポインタの値が P 1 1 であるとする。同様に、H 1 2、H 1 3 はそれぞれエントリデータ 2、エントリデータ 3 のハッシュ値であり、それぞれに該当するポインタの値が P 1 2、P 1 3 であるとする。前記 3 つのハッシュ値は互いに異なる値であるとする。

## 【0066】

MAC エントリ・テーブル・メモリのアドレス P 1 1 に既にエントリデータ 1 が格納されており、MAC エントリ・テーブル・メモリの空きアドレスがないときに、エントリデータ 2 がエントリされると、そのハッシュ値 H 1 2 に対応するポインタの値 P 1 2 は例えば前記 P 1 1 と同じ値にセットされ、同様に、エントリデータ 3 がエントリされると、そのハッシュ値 H 1 3 に対応するポインタの値 P 1 3 は例えば前記 P 1 1 と同じ値にセットされる。このように、MAC エントリ・テーブル・メモリの複数のメモリバンクの同一アドレスに、ハッシュ値が互いに異なる複数の MAC アドレスが格納される。したがって、同一容量の MAC エントリ・テーブル・メモリに、より多くのエントリデータを格納することが出来、所定数のエントリデータを格納できる MAC エントリ・テーブル・メモリを比較的小容量のメモリで構成することが出来る。

## 【0067】

前記したように、ハッシュ値をインデックスとしてメモリ・ポインタ・テーブルを参照し、このポインタが示すMACエントリ・テーブル・メモリのアドレスは、8個のメモリバンクのそれぞれの該当アドレスを示すことになり、一つのポインタによって同時に8つのデータをアクセスすることが可能である。

#### 【0068】

図7は、8つのエントリを同時に比較する比較手段の一例を示すブロック図である。図7に示すように、I/O装置からMACアドレスを受け取るとそれをレジスタ51に格納すると共に、8個のメモリバンクから同時にデータを読み出す。Entry Data 1～Entry Data 8はMACエントリ・テーブル・メモリ24のメモリバンク・アドレス”000”～メモリバンク・アドレス”111”の同一アドレスからそれぞれ読み出されたMACアドレス・データである。前記同一アドレスは、メモリ・ポインタ・テーブルのポインタで与えられたメモリアドレスである。Entry Data 1～Entry Data 8は比較手段25を構成する比較回路1～比較回路8にそれぞれ入力される。

#### 【0069】

レジスタ51から読み出されたMACアドレスは比較器1～比較器8の全てに入力される。例えば比較回路1ではレジスタ51から出力される48bitのMACアドレスと48bitのEntry Data 1の各bitを同時に比較し、2つのデータの全bitが一致するか否かを判別し、全bitが一致し、且つExist bitがONである場合はAND1に1を出力し、それ以外の場合はAND9に1を出力する。

#### 【0070】

図8は図7に示す各比較回路の具体的な回路を例示する図である。図8に示すように、各比較回路は48bitのデータを同時に比較して比較結果を出力するために、48個のXNOR回路、48入力AND回路（AND11）、2入力AND回路（AND12）、反転回路で構成される。図8においては48個のXNORの中の一つだけが描かれている。AND11では前記48個のXNORの出力のANDをとる。前記48個のXNOR回路によって、レジスタ51の出力の48bitと読み出されたMACアドレスの48bitとが同時に比較され、48個の比

較結果がAND 12に与えられる。AND 12は、AND 11の出力とExist bitとのANDをとる。この結果、両データが一致し、且つ、Exist bitがONである場合にAND 12から1が出力され、それ以外はAND 12から0が出力される。インバータからはその逆の値が出力される。

#### 【0071】

図7において、比較回路1～比較回路8におけるデータの比較は並列処理により同時に行われる。AND 1～AND 8の各AND回路は、実際にはEntry dataのbit幅に応じた数のAND回路を備えて構成されるが、図示は簡略化されている。そして、例えばAND 1は比較回路1の一方の出力とEntry Data 1のExist bitのANDを取り、結果を出力部に与える。AND 2～AND 8もAND 1と同様の動作を行う。この結果、Entry Data 1～8が、レジスタ51のデータと一致するか否かを示す8bitのデータが出力部から出力され、8個のデータの中に一致するデータがある場合、そのデータが格納されたメモリバンクを特定することが出来、必要に応じて、当該一致したデータに関連するデータをMACアドレス・テーブルから読み出して出力する。Entry Data 1～8が全てレジスタ51のデータと不一致の場合は、AND 9から「Not equal」を示す信号を返す処理を行う。

#### 【0072】

図7に示す回路によれば、同一のメモリアドレスの8個のデータを同時に読み出し、比較することが可能なため、1回のメモリ・サイクル時間内に8データの比較を完了できる。したがって、本発明の検索方法によれば、検索に要するメモリへのアクセスは、メモリ・ポインタ・テーブル及びMACアドレス・テーブルへ各1回ずつであり、2回のメモリ・サイクルで比較、検索を完了することができる。またメモリ・ポインタ・テーブルとMACアドレス・テーブルとを異なるメモリバンクに置くことによりパイプライン処理も可能であるから、その場合は、多数のMACアドレスを保持するMACアドレス・テーブルでの検索が、実質1メモリ・サイクルでも可能になる。

#### 【0073】

図9は本発明第3実施例にかかる固定長データ検索装置を示す概念図である。

図9に示す固定長データ検索装置30において、ポインタ・セクタ・テーブルは64k×1bitのサイズを有するテーブルで、後述する2つメモリ・ポインタ・テーブルのいずれか一方を選択するためのテーブルである。メモリ・ポインタ・テーブルには主メモリ・ポインタ・テーブルと副メモリ・ポインタ・テーブルとがある。MACエントリ・テーブル・メモリ24及び比較手段25は図3のものと同一である。

#### 【0074】

前記主メモリ・ポインタ・テーブルは、第1のハッシュ関数によって求められた第1のハッシュ値をインデックスとして、各MACアドレスの格納先のメモリアドレスを保持する。また、前記副メモリ・ポインタ・テーブルは、第2のハッシュ関数によって求められた第2のハッシュ値をインデックスとして、各MACアドレスの格納先のメモリアドレスを保持する。前記主メモリ・ポインタ・テーブル及び副メモリ・ポインタ・テーブルはポインタ・テーブル・メモリに格納される。MACアドレスの検索の実施に際しては、前記したポインタ・セクタ・テーブル、2つのメモリ・ポインタ・テーブル、MACアドレス・テーブルは個別のメモリに格納しても良いが、単一のメモリに格納しても良い。

この第3実施例では、2つのハッシュ関数を使用して、二つの異なるメモリ・ポインタ・テーブルを生成し、これらのメモリ・ポインタ・テーブルのポインタによりMACアドレスを格納したMACアドレス・テーブルのアドレスを指定する。ここにハッシュ関数は、特定のものではなく、任意のものである。

#### 【0075】

MACアドレスを受信すると、まず第1のハッシュ関数により前記エントリされたMACアドレスの第1のハッシュ値を求める。これにより、16bitのハッシュ値が求まる。次に、算出された16bitのハッシュ値をインデックスとしてポインタ・セクタ・テーブルを参照する。そして、この1ビットが“プライマリP”（primary：主）を指している場合、そのハッシュ値をインデックスとして主メモリ・ポインタ・テーブルを参照することにより、当該MACアドレスが格納されているMACアドレス・テーブルのアドレスが特定される。

#### 【0076】



また、算出されたハッシュ値をインデックスとしてポインタ・セクタ・テーブルを参照した結果、ポインタ・セクタ・テーブルの1ビットが”セカンダリ S” (secondary：副) を指している場合は、次のような処理をする。

すなわち、前記第1のハッシュ関数とは異なる第2のハッシュ関数を用いて、16bitのハッシュ値（第2のハッシュ値）を求める。そして、算出された第2ハッシュ値をインデックスとして副メモリ・ポインタ・テーブルを参照し、このポインタの値からに当該MACアドレスが格納されているMACアドレス・テーブルのアドレスが特定される。

#### 【0077】

前記ポインタ・セクタ・テーブルの1bitの値は、デフォルトでは”プライマリ”のPを示す。しかし、前記第1のハッシュ関数によって生成されたハッシュ値のうち、ハッシュ値が同一となるデータがバンク数Nを超える場合は、前記ポインタ・セクタ・テーブルの1bitの値は、”セカンダリ”のSを示すように変更される。そして第1のハッシュ値が現在の第1のハッシュ値と同じになる複数のMACアドレスについて、第2のハッシュ関数を用いて第2のハッシュ値が算出され、この第2のハッシュ値をインデックスとして副メモリ・ポインタ・テーブルが参照される。

#### 【0078】

具体的には、例えば第1のハッシュ関数で求めたハッシュ値がH3となる8個のMACアドレス（1～8）がMACアドレス・テーブルに既に登録されている状態で、MACアドレス（9）が入力され、そのMACアドレス（9）の第1のハッシュ値が前記ハッシュ値H3と同一になった場合は、ポインタ・セクタ・テーブルの、ハッシュ値H3に対応する値を”プライマリ”から”セカンダリ”に変更する。次に、MACアドレス（1～8）及びMACアドレス（9）の第2ハッシュ値を第2のハッシュ関数によって算出する。この場合、MACアドレス（1～8）及びMACアドレス（9）の第2ハッシュ値が同一となる確率は低い。算出された第2ハッシュ値を用いて、MACアドレス（1～8）とMACアドレス（9）がそれぞれMACアドレス・テーブルに書込まれ、そのメモリアドレスが副メモリ・ポインタ・テーブルの該当領域に書込まれる。

## 【0 0 7 9】

前記したように、第1のハッシュ関数で生成したハッシュ値が所定数Nを超えて重なる場合は、第2のハッシュ関数を使用するようにして、ハッシュ値を分散させる。これによって、同一の第1ハッシュ値をとるMACアドレスの数が所定値N以下である場合は、主メモリ・ポインタ・テーブルを使用し、Nを越える場合のみ副メモリ・ポインタ・テーブルを使用する。従って殆どのMACエントリは主メモリ・ポインタ・テーブルの方に指定され、一部のハッシュ値が多数重なったMACエントリについてだけ副メモリ・ポインタ・テーブルが指定されることになるので、メモリ・ポインタ・テーブルを効率よく使用できる。

## 【0 0 8 0】

第2のハッシュ関数で算出された複数のMACアドレスの第2ハッシュ値が同一となる確率は低いが、ハッシュ値を均一に分散させる完全なハッシュ関数は存在しないため、同一となることがあり得る。その場合は、第2ハッシュ値が同一となる複数のエントリが、MACエントリ・テーブル・メモリ 2 4 の別々のメモリバンクの同一アドレスに登録される。従って、この例では同一のハッシュ値を取る8個のMACエントリを許容することが出来る。

## 【0 0 8 1】

一方、第1のハッシュ関数で第1ハッシュ値を求め、MACアドレス・テーブルにMACアドレスを追加して登録しようとした時に、MACエントリ・テーブル・メモリ 2 4 の未使用のアドレスがない場合がある。かかる場合には、使用済みアドレスの中で使用されていないメモリバンクにMACアドレスに登録する。この場合、同一のメモリアドレスの各メモリバンクに、ハッシュ値が異なるMACアドレスが登録されることとなり、限られたメモリアドレスを有効に使用することが出来る。

## 【0 0 8 2】

また、MACアドレスの検索を行う場合は、入力されたMACアドレスの第1ハッシュ値を第1のハッシュ関数によって求め、その第1ハッシュ値をインデックスとしてポインタ・セクタ・テーブルを参照し、1 b i t のデータが示す”プライマリ”または”セカンダリ”に応じて、主メモリ・ポインタ・テーブルまた



は副メモリ・ポインタ・テーブルを参照して、読み出すべきMACエントリ・テーブル・メモリ24のアドレスを得る。当該アドレスに格納された8個のデータは同時に読み出され、比較手段25では、入力されたMACアドレスと、読み出された8個のデータとが同時に比較され、その比較結果が出力される。

#### 【0083】

図10は本発明第3実施例に係るMACアドレス検索処理を示すフローチャートである。図10に示す処理は、MACアドレス検索装置30にエントリデータが入力された場合に行う処理である。

図10において、ステップS51ではフレームヘッダが受信されたときにステップS53へ進む。ステップS53ではフレームヘッダから宛先MACアドレスを抽出しステップS55へ進む。ステップS55では、第1のハッシュ関数により、当該宛先MACアドレスの第1のハッシュ値H10を求め、ステップS57へ進む。ステップS57では、ハッシュ値H10をインデックスとしてポインタ・セクタ・テーブルを参照し、その値がP(Primary：主)を指している場合はステップS59へ進み、S(Secondary：副)を指している場合はステップS67へ進む。このポインタの初期値はPである。

#### 【0084】

ステップS59では、第1のハッシュ値H10をインデックスとして主メモリ・ポインタ・テーブルを参照し、そこにポインタがある場合はステップS61へ進み、ない場合はステップS73へ進む。ステップS61ではこのポインタに基づいて、入力された宛先MACアドレスと一致するデータをMACアドレス・テーブルで検索し、ステップS63では、一致するデータが検出された場合はステップS65へ進み、検出されなかった場合はステップS73へ進む。ステップS61における検索処理は、図5に示すステップS25の比較処理と同様の比較処理を含むものとし、ここでは説明を省略する。

#### 【0085】

ステップS65では、一致データであるMACアドレスに対応するポートアドレスをMACアドレス・テーブルから読み出して、MACアドレスと共に出力して、このフローを終了する。ステップS59からステップS73へ進んだ場合、

ステップS73で、「一致データなし」を示す信号を出力する。ステップS73の処理の後は、このフローを終了するか、或いは、一致データが検出されなかった宛先MACアドレスと共に伝送された送信元MACアドレスの登録処理に移行する。この送信元MACアドレスの登録処理については後で図12を用いて説明する。

#### 【0086】

ステップS57からステップS67へ進んだ場合は、ステップS67で、第2のハッシュ関数により、入力されたMACアドレスの第2ハッシュ値H20を求め、ステップS69へ進む。ステップS69では、前記第2のハッシュ値H20をインデックスとして副メモリ・ポインタ・テーブルを参照し、そのポインタに基づき、入力された宛先MACアドレスと一致するデータをMACアドレス・テーブルで検索する。ステップS71では、一致データがあった場合はステップS65へ進み、なかった場合はステップS73へ進む。

#### 【0087】

図12は本発明第3実施例に係るMACアドレス登録処理を示すフローチャートである。図12に示すMACアドレスの登録処理は、図10に示すステップS73の後にすることも出来るが、検索処理から独立して行うことも出来る。

図12において、ステップS153ではフレームヘッダから送信元MACアドレスを抽出しステップS155へ進む。ステップS155では、第1のハッシュ関数により、当該送信元MACアドレスの第1のハッシュ値を求め、ステップS157へ進む。ステップS157では、前記ハッシュ値をインデックスとしてポインタ・セクタ・テーブルを参照し、その値がP(Primary：主)を指している場合はステップS159へ進み、S(Secondary：副)を指している場合はステップS167へ進む。このポインタの初期値はPである。

#### 【0088】

ステップS159では、前記第1のハッシュ値をインデックスとして主メモリ・ポインタ・テーブルを参照し、そこにポインタがある場合はステップS161へ進み、ない場合はステップS177へ進む。ステップS161ではこのポインタに基づいて、入力された送信元MACアドレスと一致するデータをMACアド

レス・テーブルで検索する。ステップ S 1 6 1 における検索処理は第 2 実施例で詳細に説明したステップ S 3 3 の処理と同様であるが、MAC エントリ・テーブル・メモリ 2 4 の該当するアドレスから読み出された 8 個の MAC アドレスと、登録対象の送信元 MAC アドレスとを並列処理によって同時に比較して検索する。ステップ S 1 6 3 では、一致するデータが検出された場合はステップ S 1 6 4 へ進み、検出されなかった場合はステップ S 1 7 9 へ進む。

#### 【 0 0 8 9 】

ステップ S 1 6 4 では、エージング (Aging) 処理が有りの場合はステップ S 1 6 5 へ進み、無しの場合はこのフローを終了する。ステップ S 1 6 5 ではエージングタイマをリセットしてこのフローを終了する。

ステップ S 1 5 9 からステップ S 1 7 7 へ進んだ場合は、ステップ S 1 7 7 で、入力された当該送信元 MAC アドレスとその関連データを、主メモリ・ポインタ・テーブルと MAC アドレス・テーブルに登録し、このフローを終了する。前記ステップ S 1 7 7 での登録処理では、MAC エントリ・テーブル・メモリ 2 4 に未使用のアドレスがある場合は未使用アドレスに登録される。また、未使用アドレスがない場合は、既に使用されているメモリアドレスの中で使用されていないメモリバンクに登録される。この場合、同一のアドレスに、ハッシュ値が異なる複数のデータが格納されることになる。

#### 【 0 0 9 0 】

ステップ S 1 6 3 からステップ S 1 7 9 へ進んだ場合は、ステップ S 1 7 9 で、ポインタが示す当該アドレス中に、空きバンク（未使用バンク）が有るか否かを調べ、ある場合はステップ S 1 8 1 へ進み、無い場合はステップ S 1 8 3 へ進む。ステップ S 1 8 1 では、登録対象の送信元 MAC アドレスとその関連データを当該メモリアドレスの中で空いているバンクに登録して、このフローを終了する。ステップ S 1 8 3 では、第 1 のハッシュ値が同一となる複数のデータ（シノニム・データ）について、第 2 のハッシュ関数により第 2 のハッシュ値を求め、該第 2 のハッシュ値に基づいて、副メモリ・ポインタ・テーブルと MAC アドレス・テーブルに登録する。

#### 【 0 0 9 1 】

そして、前記複数のシノニム・データのうち、既に主メモリ・ポインタ・テーブルに登録されていた複数のデータは、主メモリ・ポインタ・テーブルから削除する。さらに、第2ハッシュ値が同一となるMACアドレスの数が複数となる場合は、それらのデータをMACエントリ・テーブル・メモリ24における同一アドレスで別々のメモリバンクに格納する。ステップS185では、ポインタ・セクタ・テーブルの当該ポインタをPからSへ変更し、このフローを終了する。

#### 【0092】

ステップS157からステップS167へ進んだ場合は、ステップS167で、第2のハッシュ関数により、入力された送信元MACアドレスの第2のハッシュ値H20を求め、ステップS169へ進む。ステップS169では、前記第2のハッシュ値H20をインデックスとして副メモリ・ポインタ・テーブルを参照し、そのポインタに基づき、入力された送信元MACアドレスと一致するデータをMACアドレス・テーブルで検索する。ステップS171では、一致データがあった場合はステップS164へ進み、無かった場合はステップS175へ進む。

ステップS175では、入力された送信元MACアドレスを副メモリ・ポインタ・テーブルとMACアドレス・テーブルに登録し、このフローを終了する。前記ステップS175の処理で、第2のハッシュ値が同一となるMACアドレスが複数ある場合は、それらをMACエントリ・テーブル・メモリ24における同一アドレスで別々のメモリバンクに格納する。

#### 【0093】

第2実施例で既に詳細に説明したことであるが、この第3実施例でも、別々のポインタからMACエントリ・テーブル・メモリ24の一つのメモリアドレスを参照できるから、MACエントリ・テーブル・メモリを効率よく使用でき、MACエントリ・テーブル・メモリ24のサイズを小さく出来る。また、同一アドレスの複数のメモリバンクから読み出された複数のMACアドレスが、並列処理により同時に比較されるから、MACアドレスの検索処理が極めて短時間で行われる。

第3実施例における検索の所要時間は、第2実施例に比べて、1メモリ・サイ

クル分増加するが、それでも、大量のM A C アドレスが保持されたM A C アドレス・テーブルを検索するのに要する時間は2～3メモリ・サイクルであり、短時間で実行可能である。

#### 【0 0 9 4】

以上、詳細に説明したように、本発明を適用した実施の形態によれば、多数の固定長データが格納されたデータ・テーブルの検索処理が、1～3メモリ・サイクル程度の高速で実行することが出来る。また、本発明固定長データ検索装置及び検索方法は、実施例で説明したように、ネットワーク通信で多用されるM A C アドレスの検索及び登録にも適用できる。また、本発明は、本発明の固定長データ検索装置または検索方法を適用した情報処理装置としてコンピュータを機能させるためのコンピュータプログラムに適用することが可能である。さらに本発明は、前記コンピュータプログラムを記録したコンピュータ読み取り可能な記録媒体に適用することも可能である。

#### 【0 0 9 5】

図13は本発明のコンピュータプログラム及び記録媒体を適用可能なハードウェアの構成例を示すブロック図である。

図13において、コンピュータシステム70は、システムバス51に接続されたC P U 5 3 と、記憶装置55と、入出力装置57とを含む。C P U (Central Processing Unit) 5 3 は、少なくとも演算装置と制御装置とを備え、記憶装置55は例えば内蔵主記憶メモリ、ハードディスクドライブ、フロッピディスクドライブなどで構成される。コンピュータシステム70に本発明のコンピュータプログラムがインストールされると、前記コンピュータプログラムは前記ハードディスクドライブ内に格納され、必要に応じて前記主記憶メモリにロードされる。記憶装置55の前記主記憶メモリにより、またはC P U 5 3 が備えるキャッシュメモリにより、本発明におけるポインタ・テーブル・メモリ及びデータ・テーブル・メモリ等が構成される。入出力装置57は、複数の入出力ポートを備えて外部とのデータ通信を行うことが出来る。記憶装置55内の例えばハードディスクドライブやフロッピディスクドライブなどにより、本発明の、コンピュータプログラムが記録された記録媒体からプログラムが読み出される。

**【図面の簡単な説明】****【図 1】**

本発明固定長データ検索装置に係る第 1 実施例を示すブロック図である。

**【図 2】**

固定データ検索装置 1 0 の機能ブロック図である。

**【図 3】**

本発明固定長データ検索装置の第 2 実施例として示す M A C アドレス検索装置の主要部の構成図である。

**【図 4】**

ハッシュ値が同一となる複数のエントリデータが複数のメモリバンクの同一アドレスに格納される様子を示す図である。

**【図 5】**

本発明第 2 実施例に係る M A C アドレス検索・登録方法を示すフローチャートである。

**【図 6】**

M A C エントリ・テーブル・メモリに未使用アドレスがない場合のエントリデータの振り分け方を示す図である。

**【図 7】**

8 つのエントリを同時に比較する比較手段の一例を示すブロック図である。

**【図 8】**

図 7 に示す比較回路の一例を示すブロック図である。

**【図 9】**

本発明第 3 実施例にかかる固定長データ検索装置を示す概念図である。

**【図 1 0】**

本発明第 3 実施例に係る M A C アドレス検索処理を示すフローチャートである。

**【図 1 1】**

M A C アドレスの構造を示す図である。

**【図 1 2】**

本発明第 3 実施例に係る M A C アドレス登録処理を示すフローチャートである。



## 【図 1 3】

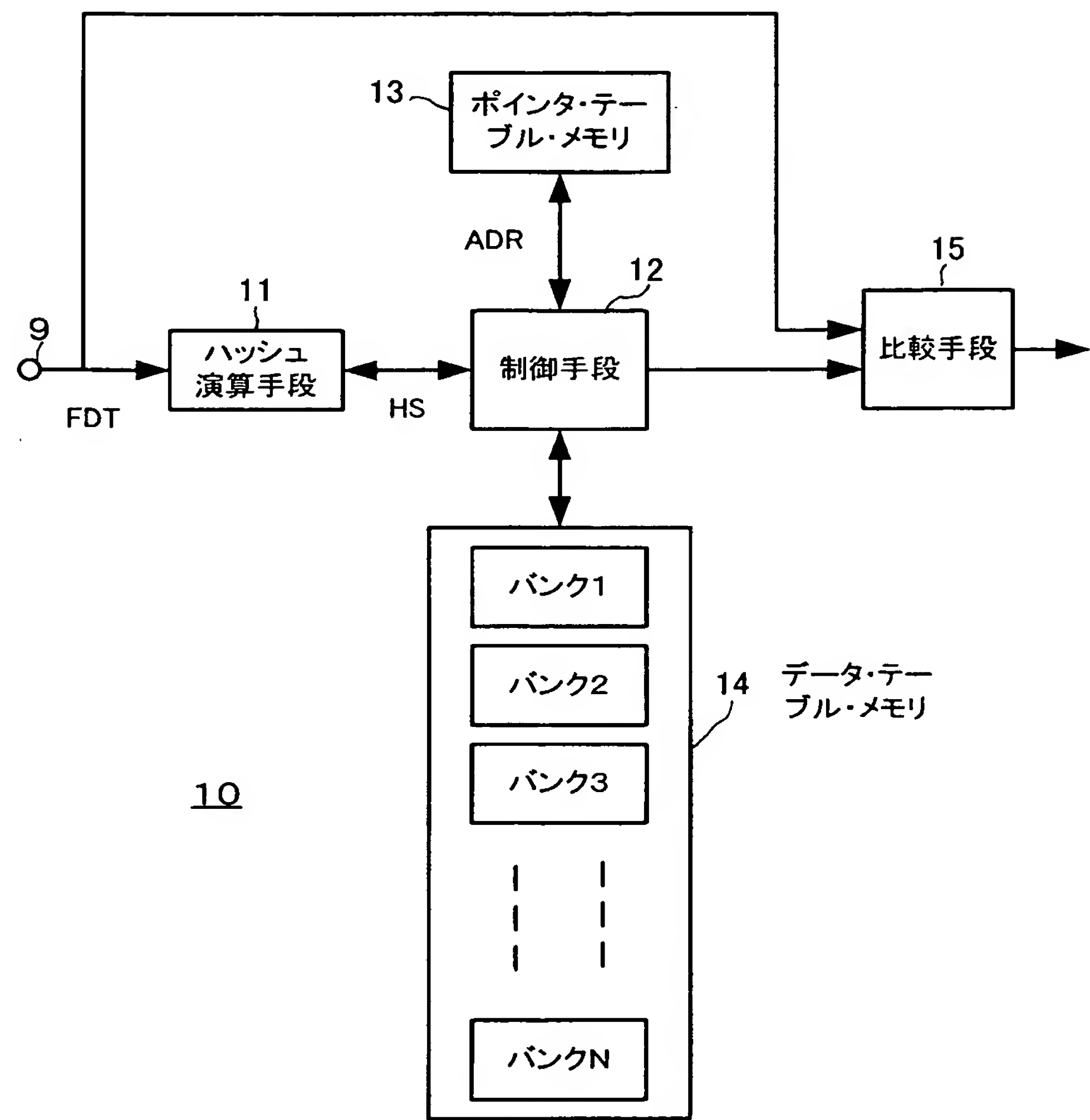
本発明のコンピュータプログラム及び記録媒体を適用可能なハードウェアの構成例を示すブロック図である。

## 【符号の説明】

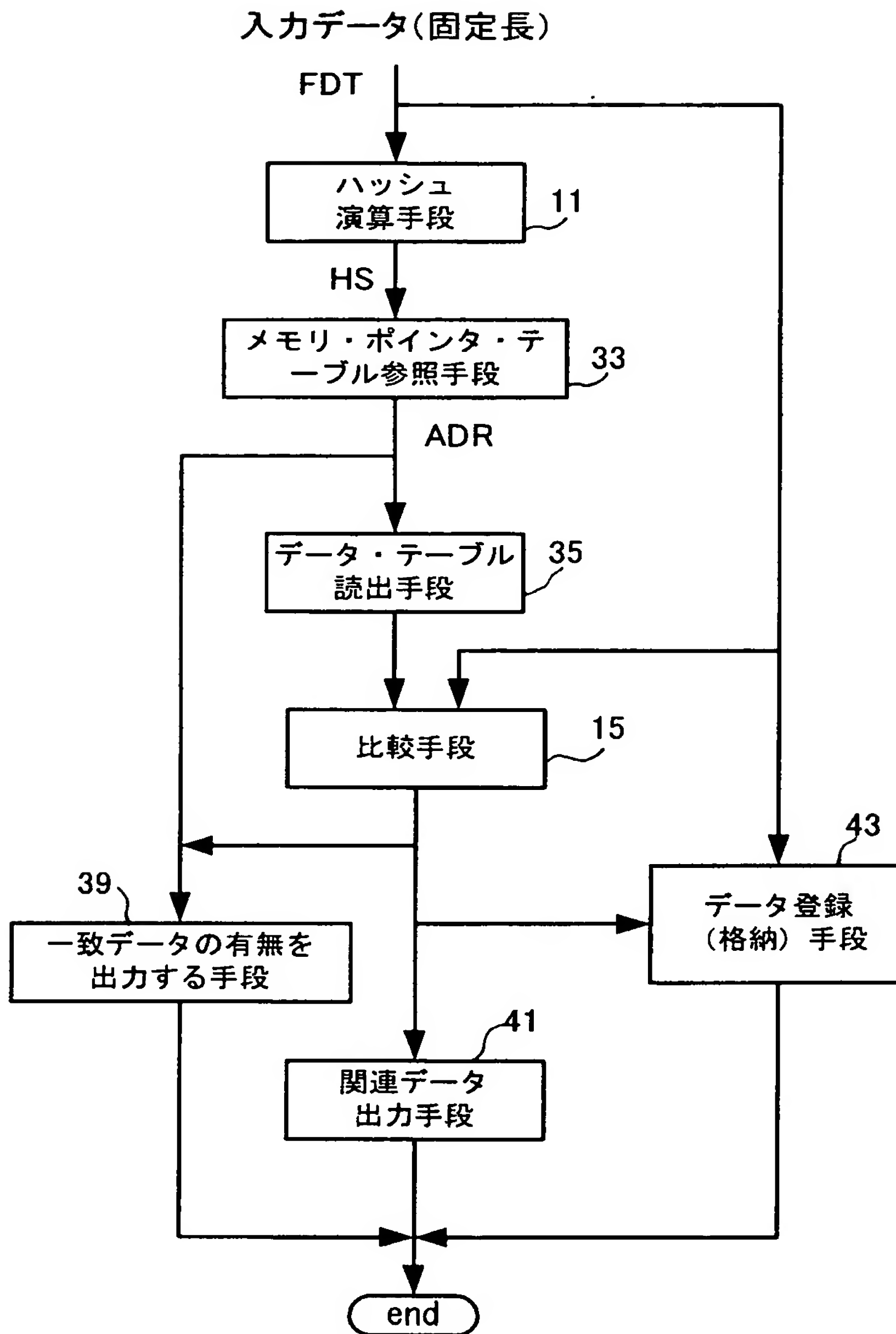
- 1 1      ハッシュ演算手段
- 1 2      制御手段
- 1 3      ポインタ・テーブル・メモリ
- 1 4      データ・テーブル・メモリ
- 1 5、2 5      比較手段
- 2 3      ポインタ・テーブル・メモリ
- 2 4      MAC エントリ・テーブル・メモリ

【書類名】 図面

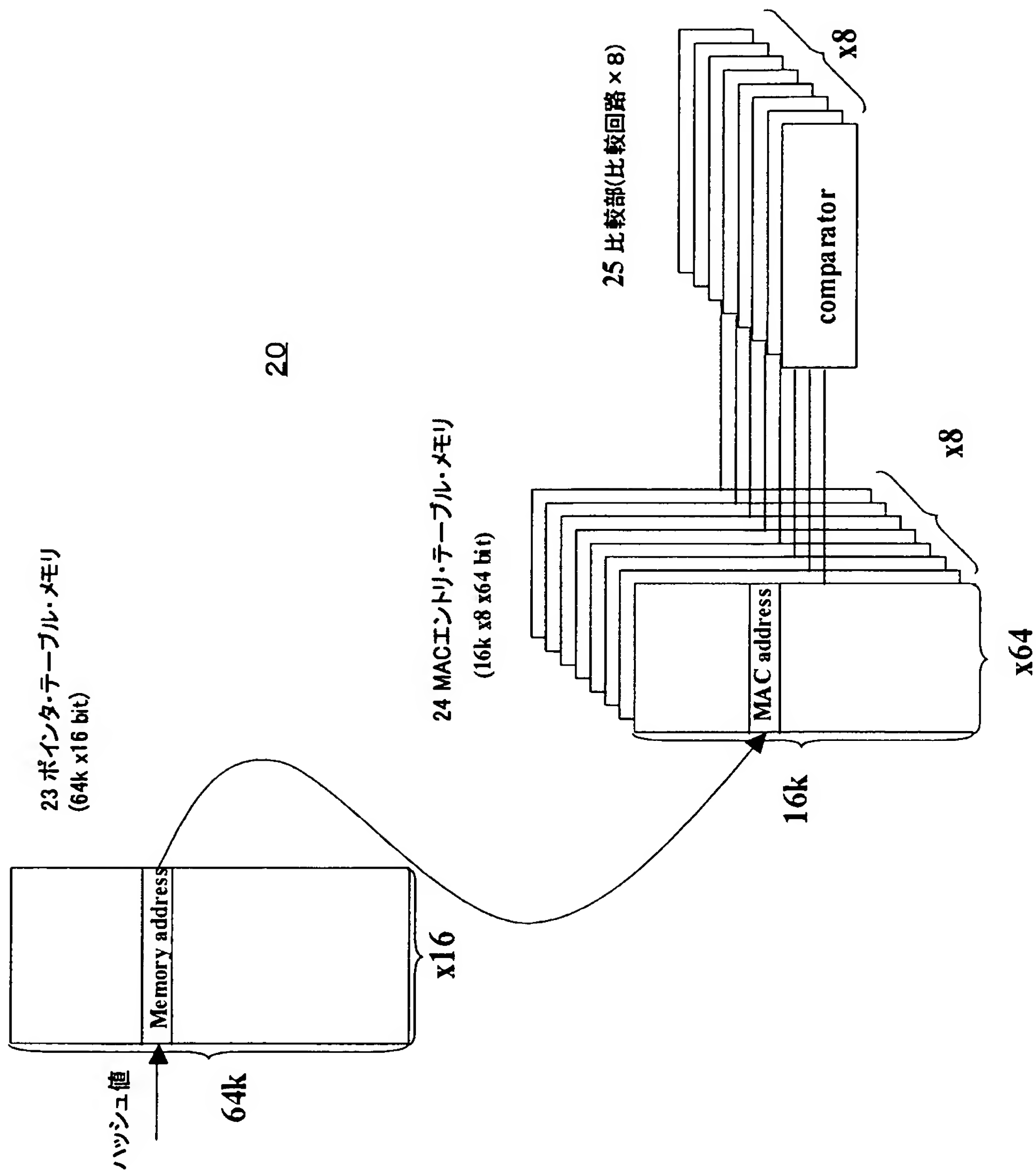
【図 1】



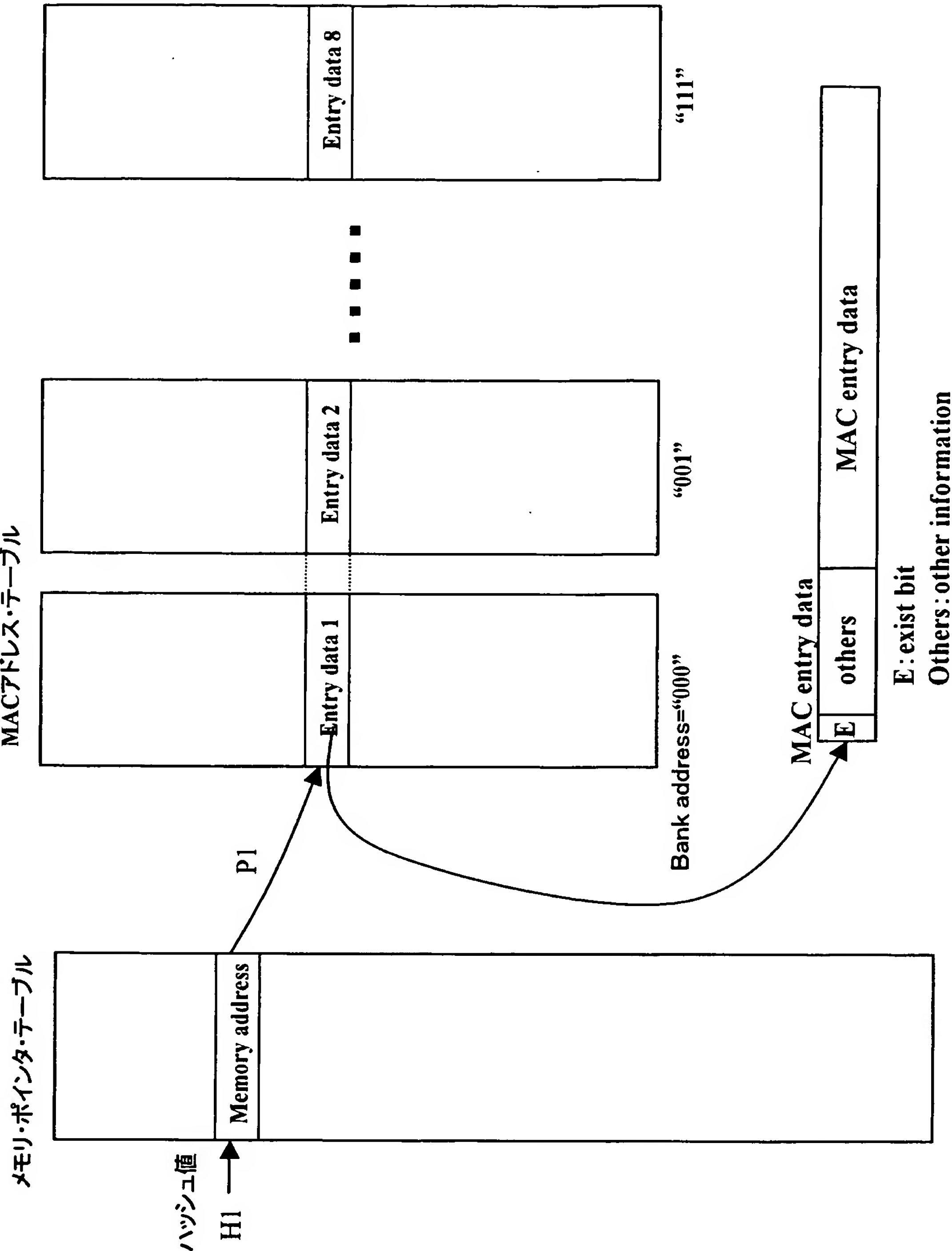
【図 2】



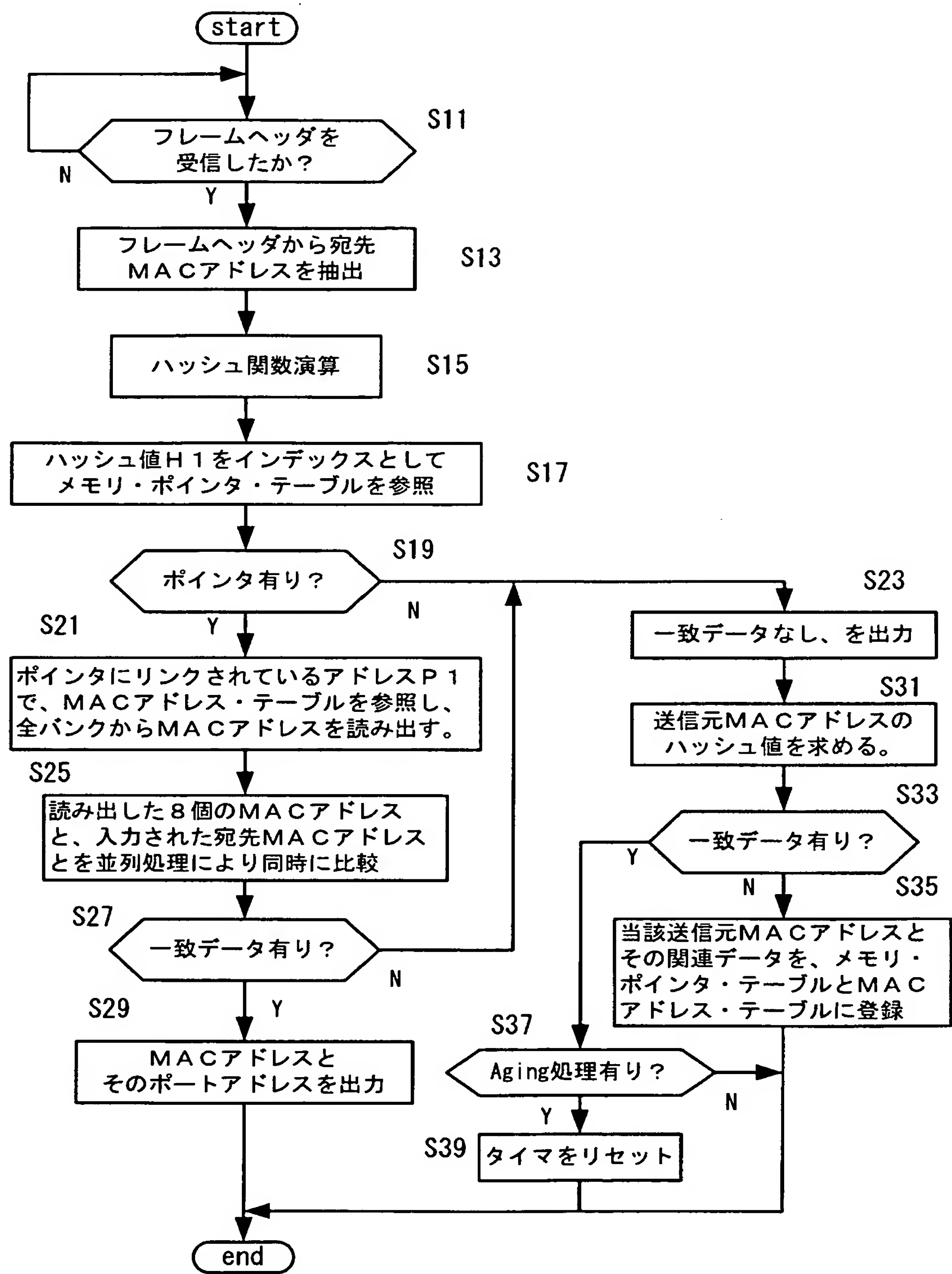
【図 3】



【図 4】

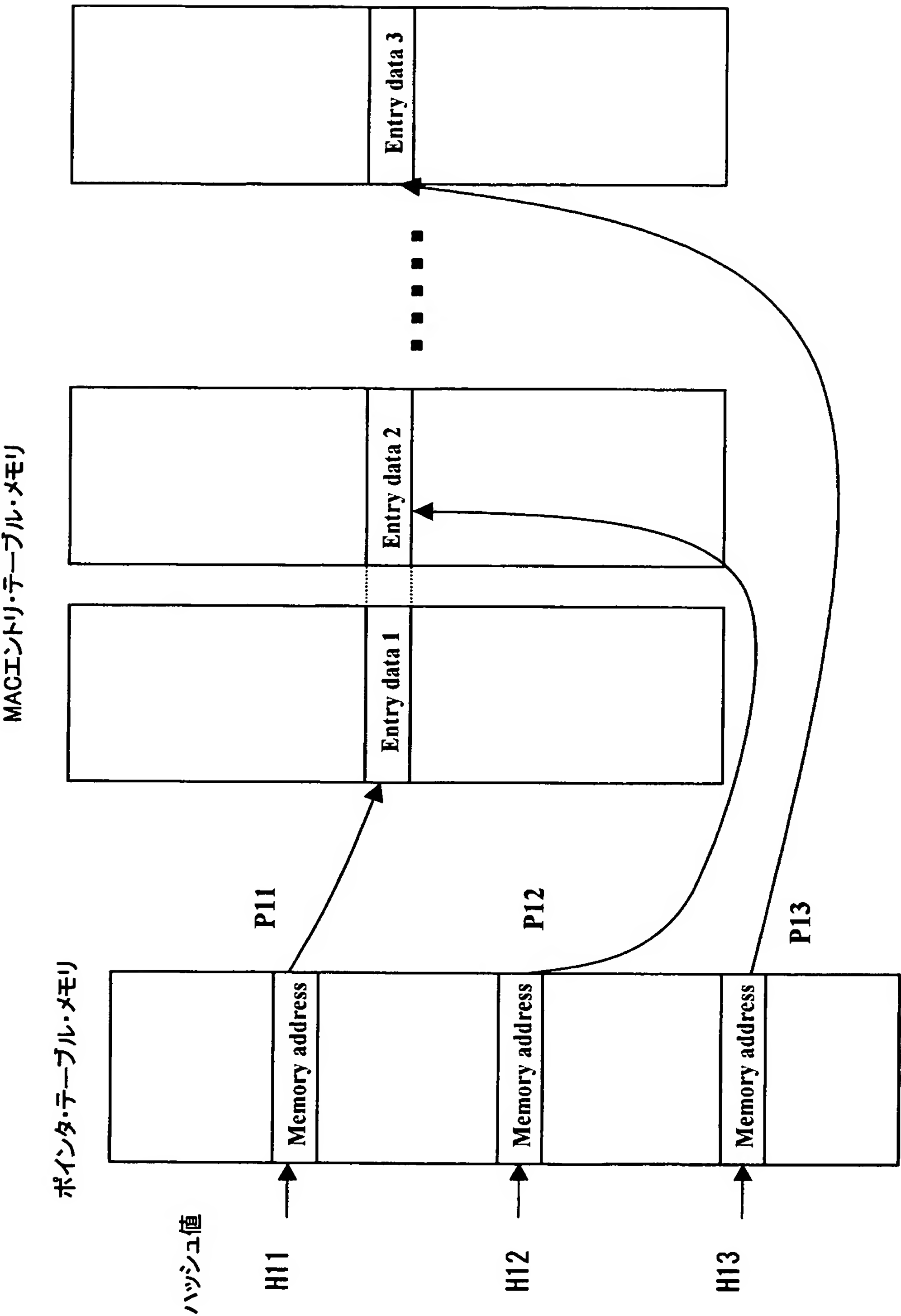


【図 5】

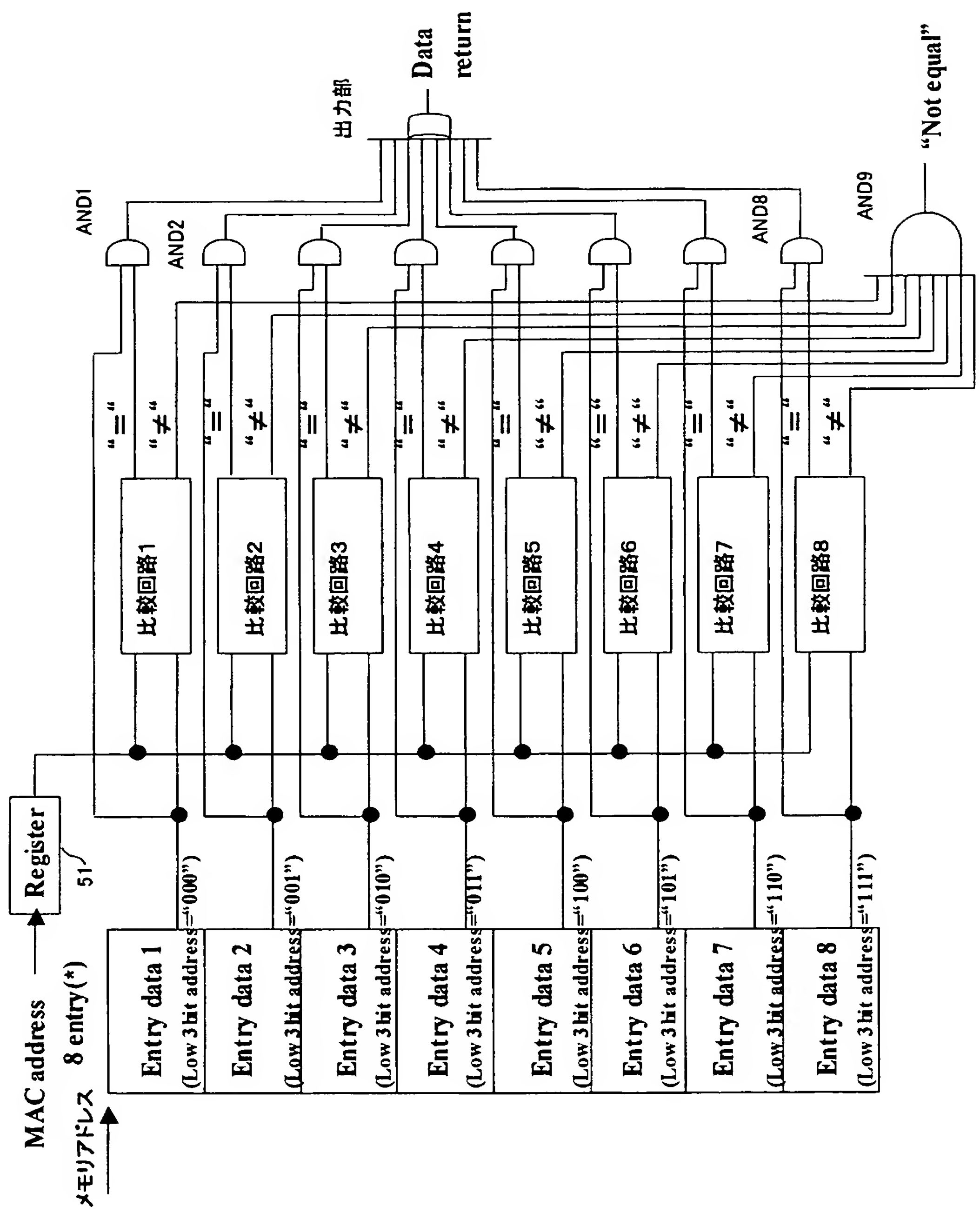




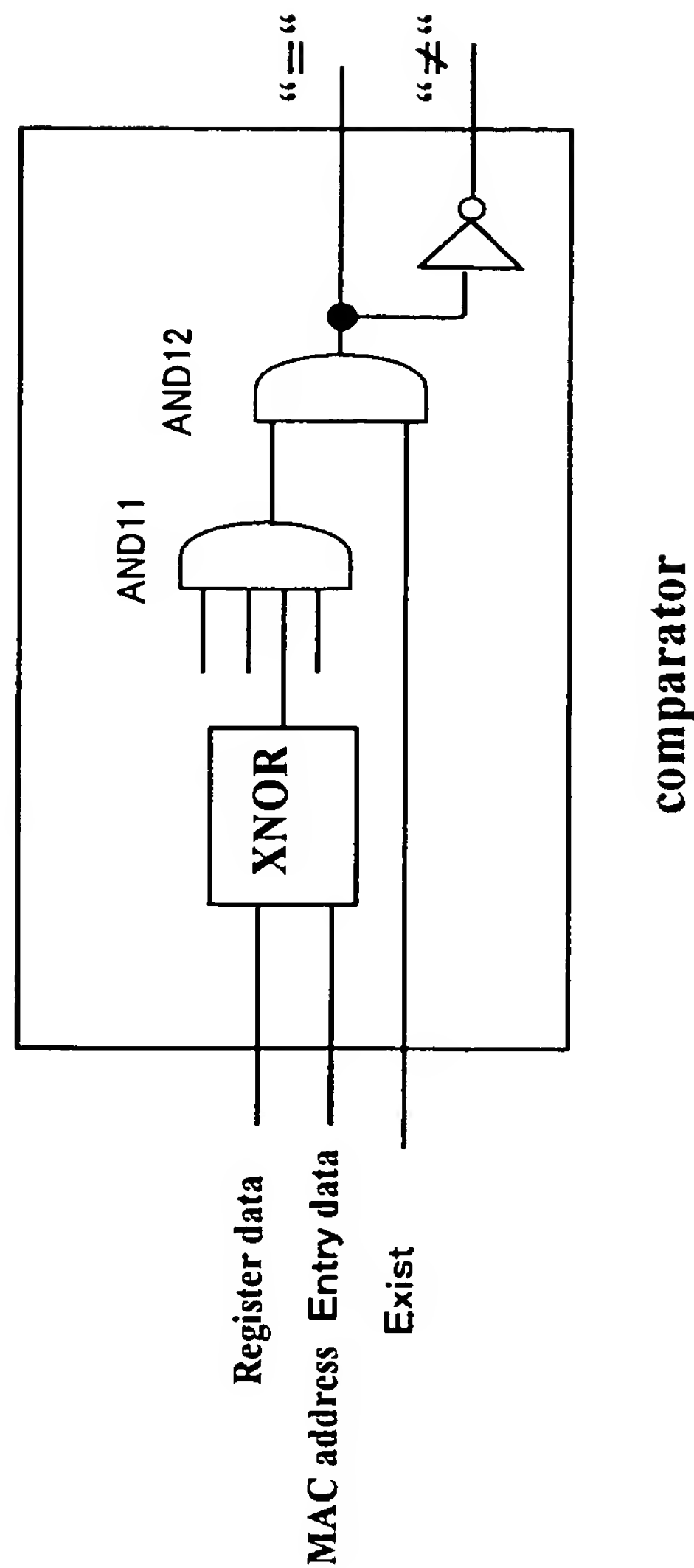
【図 6】



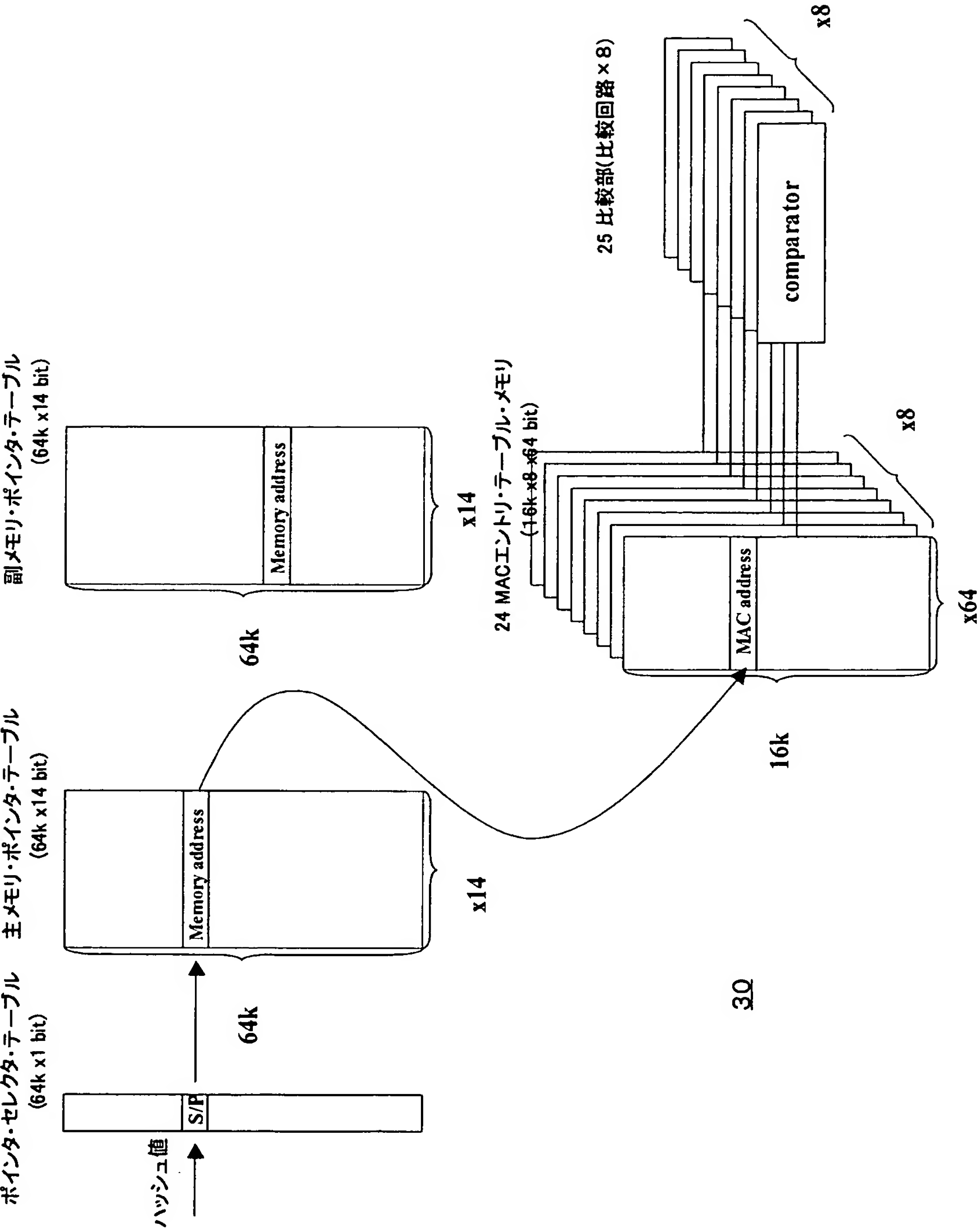
【図 7】



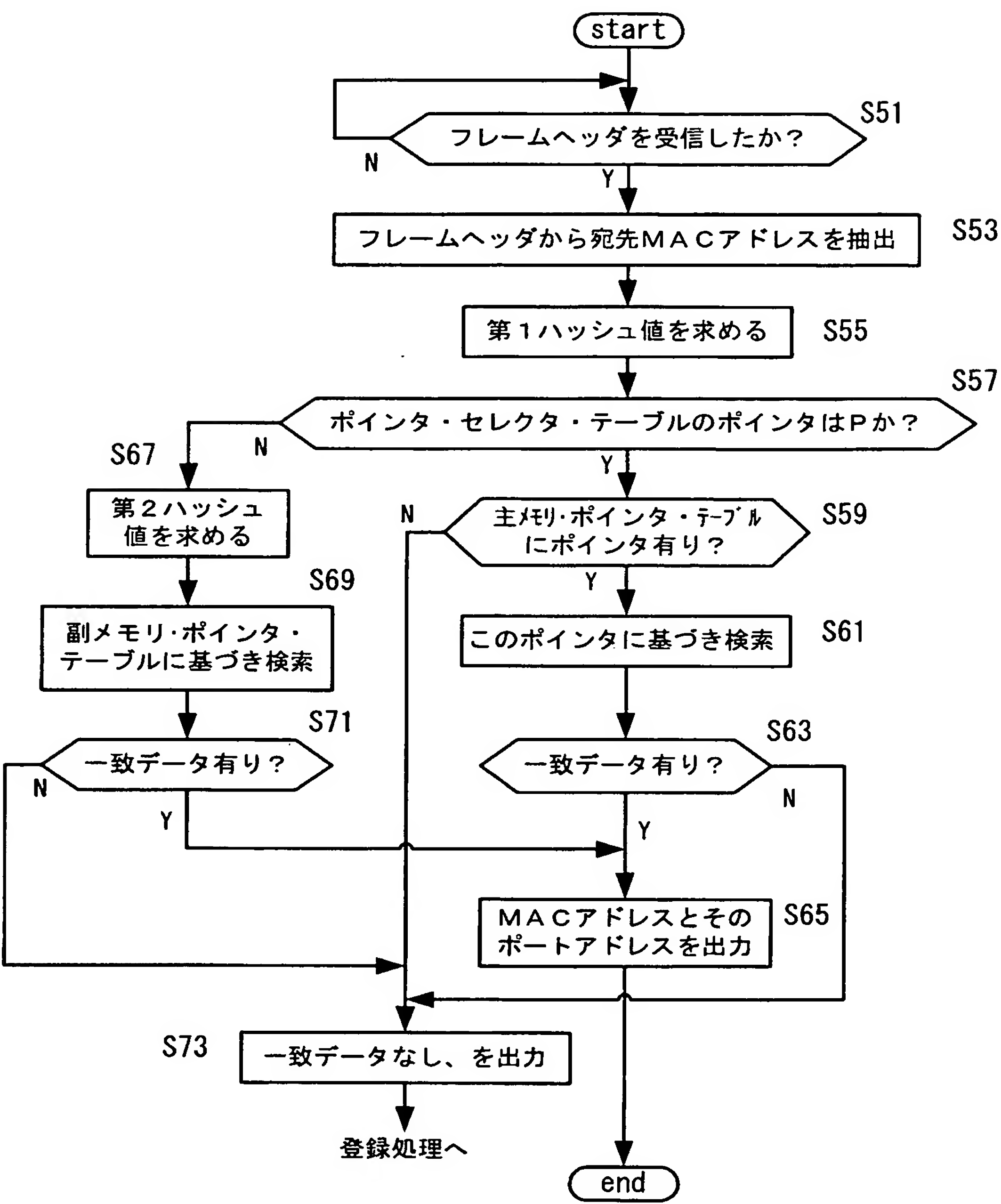
【図 8】



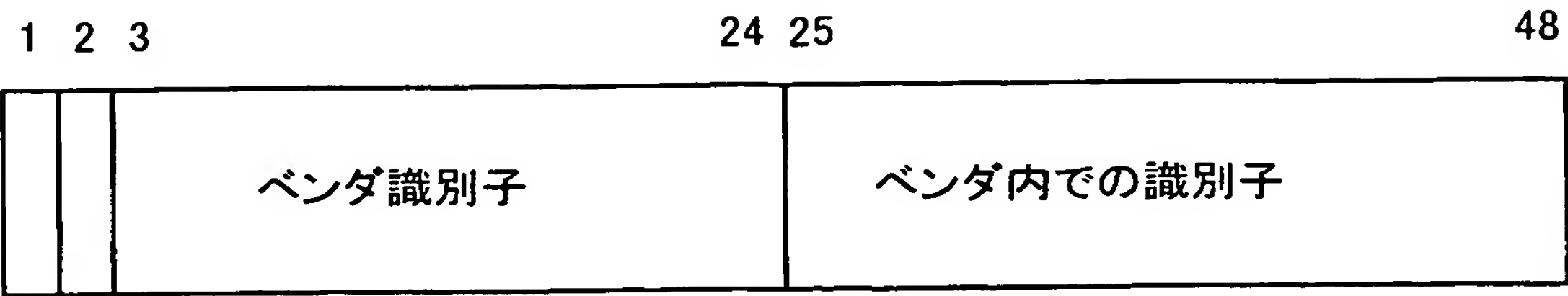
【図 9】



【図 1 0】

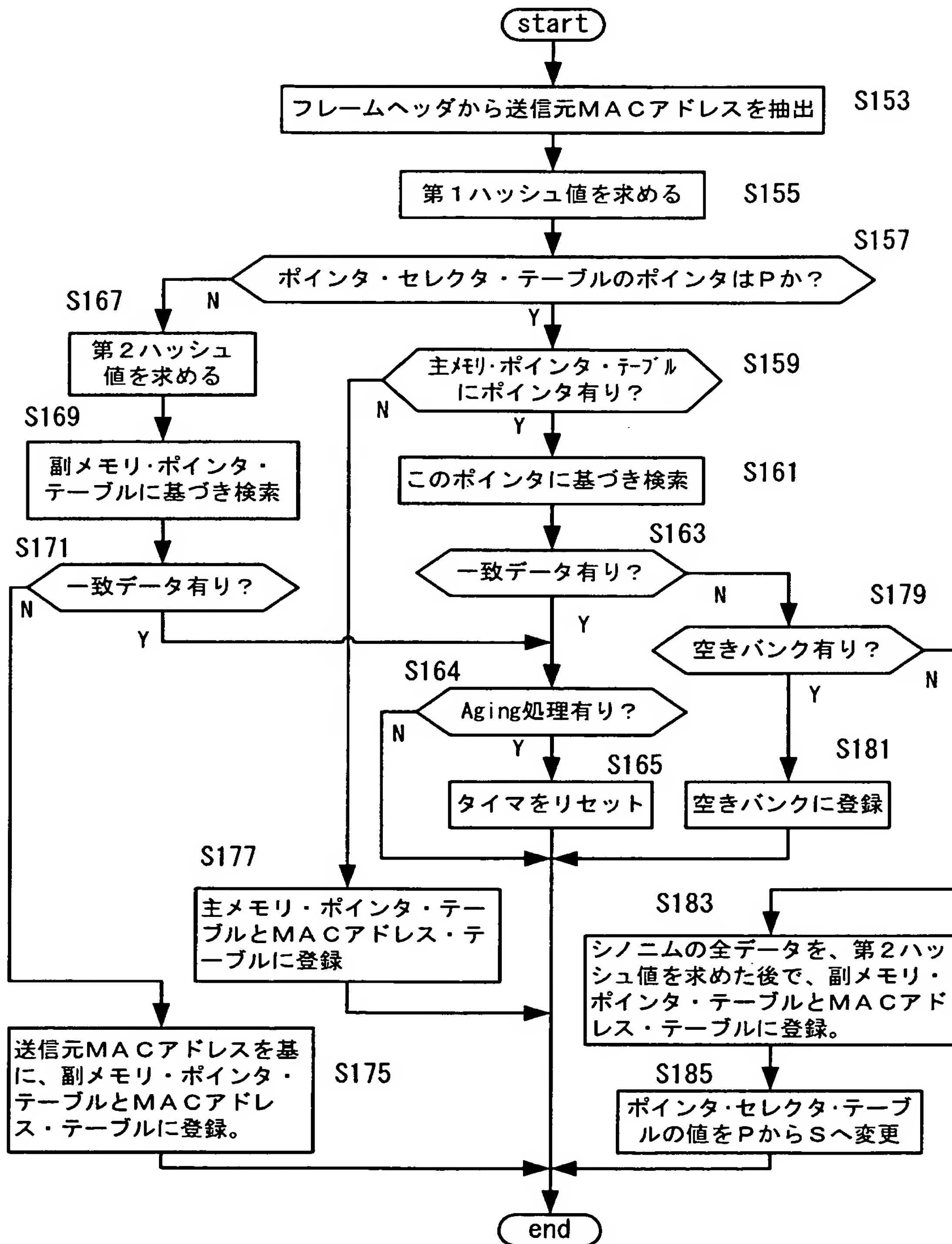


【図 1 1】

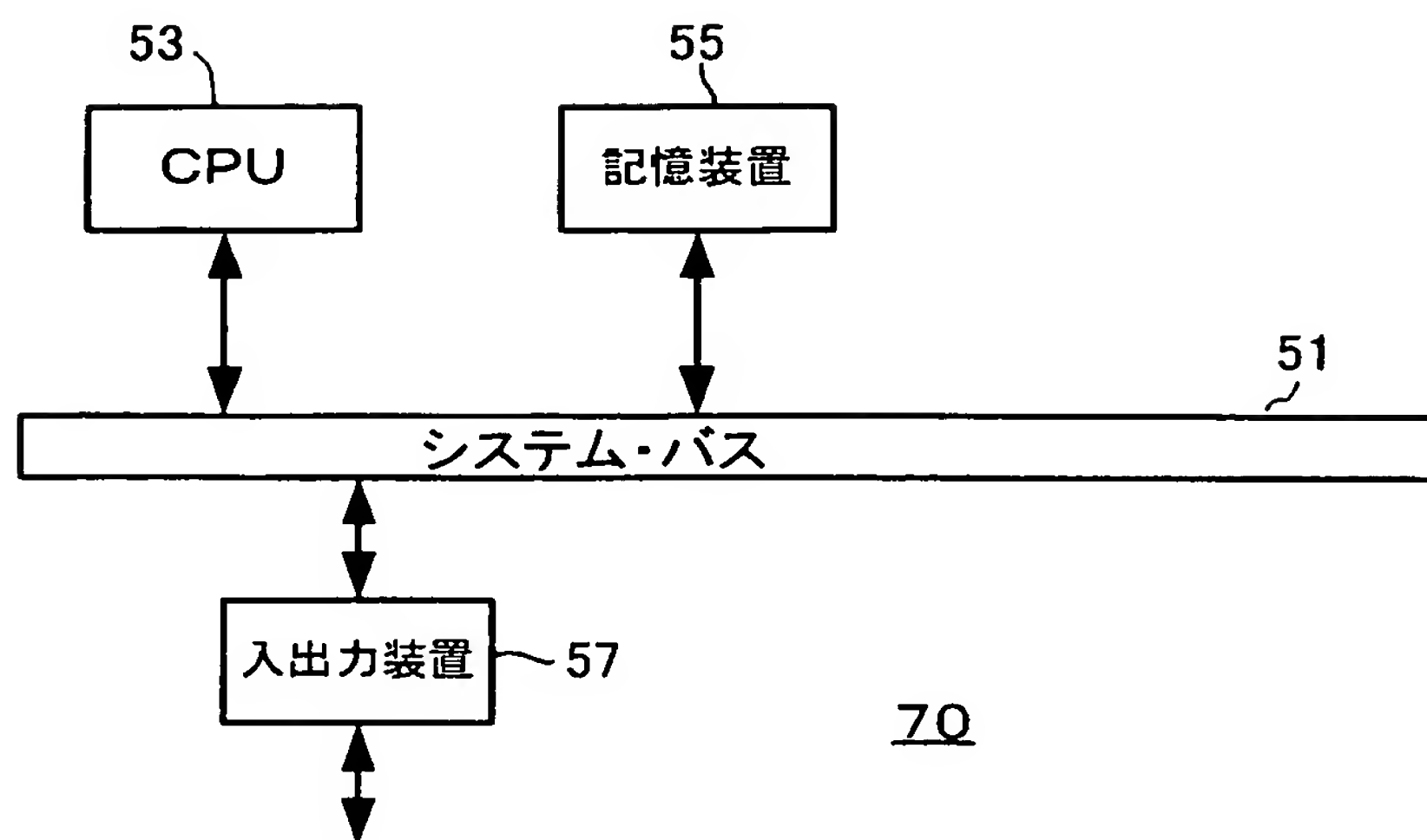




【図 12】



【図 1 3】



【書類名】 要約書

【要約】

【課題】 データ・テーブルに大量に格納される M A C アドレス等の固定長データを高速に検索できるようにする。

【解決手段】 入力された固定長データのハッシュ値を演算して出力するハッシュ演算手段 1 1 と、N（Nは2以上の整数）個のメモリバンクから成り、多数の固定長データが保持されるデータ・テーブルを格納するデータ・テーブル・メモリ 1 4 と、各固定長データの格納先のメモリアドレスが、前記ハッシュ値をインデックスとして保持されるメモリ・ポインタ・テーブルを格納するポインタ・テーブル・メモリ 1 3 と、前記N個のメモリバンクの同一メモリアドレスに格納されている複数の固定長データと、前記ハッシュ演算手段に入力された一つの固定長データとを同時に比較し、比較結果を出力する比較手段 1 5 とを備える。

【選択図】 図 1

## 認定・付加情報

特許出願の番号 特願 2 0 0 3 - 0 1 6 9 7 9  
受付番号 5 0 3 0 0 1 1 9 8 5 6  
書類名 特許願  
担当官 井筒 セイ子 1 3 5 4  
作成日 平成 1 5 年 2 月 2 1 日

## &lt;認定情報・付加情報&gt;

【提出日】 平成15年 1月27日

## 【特許出願人】

【識別番号】 390009531

【住所又は居所】 アメリカ合衆国 1 0 5 0 4、ニューヨーク州 ア  
ーモンク ニュー オーチャード ロード

【氏名又は名称】 インターナショナル・ビジネス・マシーンス・コ  
ーポレーション

## 【代理人】

【識別番号】 100086243

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本ア  
イ・ビー・エム株式会社 大和事業所内

【氏名又は名称】 坂口 博

## 【代理人】

【識別番号】 100091568

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本ア  
イ・ビー・エム株式会社 大和事業所内

【氏名又は名称】 市位 嘉宏

## 【代理人】

【識別番号】 100106699

【住所又は居所】 東京都中央区日本橋本町 3 - 1 - 1 3 ロッツ和  
興ビル

【氏名又は名称】 渡部 弘道

## 【復代理人】 申請人

【識別番号】 100085408

【住所又は居所】 東京都中央区日本橋 2 丁目 1 番 1 号 櫻正宗ビル  
9 階

【氏名又は名称】 山崎 隆

次頁無



特願 2 0 0 3 - 0 1 6 9 7 9

出 願 人 履 歴 情 報

識別番号

[ 3 9 0 0 0 9 5 3 1 ]

1. 変更年月日 2 0 0 0 年 5 月 1 6 日  
[変更理由] 名称変更  
住 所 アメリカ合衆国 1 0 5 0 4、ニューヨーク州 アーモンク ( 番地なし)  
氏 名 インターナショナル・ビジネス・マシーンズ・コーポレーション
2. 変更年月日 2 0 0 2 年 6 月 3 日  
[変更理由] 住所変更  
住 所 アメリカ合衆国 1 0 5 0 4、ニューヨーク州 アーモンク ニュー オーチャード ロード  
氏 名 インターナショナル・ビジネス・マシーンズ・コーポレーション